

#2

503.40146X00



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): AOYAMA, et al
Serial No.: Not assigned
Filed: May 25, 2001
Title: DISPLAY DEVICE
Group: Not assigned

LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

May 25, 2001

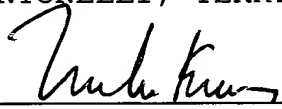
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2000-173567 filed June 9, 2000.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Melvin Kraus
Registration No. 22,466

MK/amr
Attachment
(703) 312-6600

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 6月 9日

出 願 番 号
Application Number:

特願2000-173567

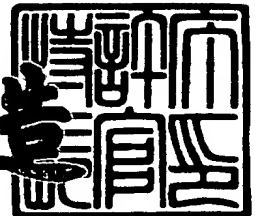
出 願 人
Applicant (s):

株式会社日立製作所

2000年11月17日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3095497

【書類名】	特許願
【整理番号】	PE27798
【提出日】	平成12年 6月 9日
【あて先】	特許庁長官 殿
【国際特許分類】	G09G 3/18
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	青山 哲也
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	小村 真一
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	檜山 郁夫
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	山本 恒典
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	金子 好之
【発明者】	
【住所又は居所】	茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内
【氏名】	池田 光二

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 伊東 理

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 佐藤 秀夫

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 廣田 昇一

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100098017

【弁理士】

【氏名又は名称】 吉岡 宏嗣

【手数料の表示】

【予納台帳番号】 055181

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書
【発明の名称】 表示装置
【特許請求の範囲】

【請求項1】 n (n は2以上の自然数)個の複数画素を1ブロック単位とし、前記ブロック単位中の前記複数画素を同時に選択し、空間周波数の異なる特定パターンを1ないし複数個加え合わせて画像を表示する表示モジュールと、前記表示モジュールを制御する表示制御装置と、前記ブロック毎に画像信号から空間周波数の異なる前記特定パターンを重み付けして発生させる演算回路と、前記画像信号を発生する画像発生装置とを備えた表示装置。

【請求項2】 請求項1に記載の表示装置において、
前記演算回路が、前記ブロック毎に画像信号から空間周波数の異なる n 個の前記特定パターンを重み付けして発生させる手段であり、
前記表示モジュールが、前記特定パターンを Np (n より小さい自然数)個加え合わせて画像を表示する手段であることを特徴とする表示装置。

【請求項3】 請求項2に記載の表示装置において、
前記特定パターンを加え合わせる個数 Np を変更する手段として圧縮率調整装置を備えたことを特徴とする表示装置。

【請求項4】 請求項2または3に記載の表示装置において、
前記ブロックによって加え合わせる前記特定パターンの種類の数を変更する手段として高圧縮演算回路を備えたことを特徴とする表示装置。

【請求項5】 請求項1ないし4のいずれか一項に記載の表示装置において、
前記表示モジュールが、前記画素をマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、対向信号ドライバとを備え、
前記信号ドライバには信号線を接続し、前記走査ドライバには走査線を接続し、
前記対向信号ドライバには対向信号線を接続し、

前記画素が、信号電極と対向信号電極とスイッチ素子とを備え、
 前記信号電極には前記スイッチ素子を介して前記信号線を接続し、
 前記対向信号電極には前記対向信号線を接続し、
 同一の前記ブロックに含まれて同一の行の前記画素に備えられた前記信号電極
 には同一の第 1 電位を与え、同一の前記ブロックに含まれて同一の列の前記画素
 に備えられた前記対向信号電極には同一の第 2 電位を与え、
 前記ブロックが前記第 1 電位と前記第 2 電位とにより前記特定パターンを形成
 し、
 同一の行に含まれる前記画素に備えられた前記対向信号電極には共通の前記対
 向信号線を接続した
 ことを特徴とする表示装置。

【請求項 6】 請求項 2 ないし 4 のいずれか一項に記載の表示装置において

前記表示モジュールは、前記画素がマトリクス状に配列したパネルと、信号ド
 ライバと、走査ドライバと、対向信号ドライバとを備え、
 前記信号ドライバには信号線を接続し、前記走査ドライバには走査線を接続し
 、前記対向信号ドライバには対向信号共通線を接続し、前記対向信号共通線には
 対向信号線を接続し、
 前記画素は信号電極と対向信号電極とスイッチ素子とを備え、
 前記信号電極には前記スイッチ素子を介して前記信号線を接続し、前記対向信
 号電極には前記対向信号線を接続し、
 同一の前記ブロックに含まれて同一の行の前記画素に備えられた前記信号電極
 には同一の第 1 電位を与え、同一の前記ブロックに含まれて同一の列の前記画素
 に備えられた前記対向信号電極には同一の第 2 電位を与え、
 前記ブロックが前記第 1 電位と前記第 2 電位とにより前記特定パターンを形成
 し、
 異なる前記ブロックに含まれる前記画素に備えられた前記対向信号電極には異
 なる前記対向信号線を接続した
 ことを特徴とする表示装置。

【請求項 7】 請求項 2 ないし 4 のいずれか一項に記載の表示装置において

前記表示モジュールは、前記画素がマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、対向信号ドライバとを備え、

前記信号ドライバには信号線を接続し、前記走査ドライバには走査線を接続し、前記対向信号ドライバには対向信号共通線を接続し、前記対向信号共通線には対向信号線を接続し、

前記画素は信号電極と対向信号電極とスイッチ素子とを備え、

前記信号電極には前記スイッチ素子を介して前記信号線を接続し、前記対向信号電極には前記対向信号線を接続し、

同一の前記ブロックに含まれて同一の行の前記画素に備えられた前記信号電極には同一の第 1 電位を与え、同一の前記ブロックに含まれて同一の列の前記画素に備えられた前記対向信号電極には同一の第 2 電位を与え、

前記ブロックが前記第 1 電位と前記第 2 電位とにより前記特定パターンを形成し、

異なる前記ブロックに含まれる前記画素に備えられた前記対向信号電極には異なる前記対向信号線を接続し、

同一の前記ブロックに含まれて異なる行の前記画素に備えられた前記対向信号電極にはそれぞれ異なる前記対向信号線を接続したことを特徴とする表示装置。

【請求項 8】 請求項 1 ないし 7 のいずれか一項に記載の表示装置において

前記ブロックの行方向の画素数が前記ブロックの列方向の画素数よりも多いことを特徴とする表示装置。

【請求項 9】 請求項 2 ないし 8 のいずれか一項に記載の表示装置において

前記ブロックを形成する前記複数画素の組み合わせが可変であることを特徴とする表示装置。

【請求項 10】 請求項 1 ないし 9 のいずれか一項に記載の表示装置におい

て、

前記表示モジュールが、投射型ディスプレイであり、
前記投射型ディスプレイが、前記特定パターンを表示する投射パターン表示源と、
パターン表示素子とを備え、

前記パターン表示素子が、透明電極が形成された一对の基板と前記透明電極上に
形成された光導電層と前記一对の基板に挟持された液晶層とを備えた
ことを特徴とする表示装置。

【請求項 1 1】 請求項 2 ないし 1 0 のいずれか一項に記載の表示装置において、

前記表示モジュールが、前記特定パターンを順次表示し画像を加え合わせて表示する手段である
ことを特徴とする表示装置。

【請求項 1 2】 請求項 2 ないし 1 0 のいずれか一項に記載の表示装置において、

前記表示モジュールが、前記特定パターンを画素内で演算し加え合わせて画像を表示する手段である
ことを特徴とする表示装置。

【請求項 1 3】 請求項 1 2 に記載の表示装置において、

前記表示モジュールは、前記画素をマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、共通電極ドライバとを備え、

前記信号ドライバには信号線を接続し、前記走査ドライバには走査線を接続し、
共通電極ドライバには共通電極線を接続し、

前記各画素には前記特定パターンを加え合わせる加減算器を備え、

前記加減算器には前記特定パターンを加え合わせる個数 N_p に等しい数の前記信号線を接続した

ことを特徴とする表示装置。

【請求項 1 4】 請求項 1 3 に記載の表示装置において、

前記パネルは前記画素に液晶を備えた液晶パネルであり、

前記各画素には前記信号線を介して送られる信号をホールドする容量素子を、

前記特定パターンを加え合わせる個数 N_p 個以上備え、

前記容量素子と前記液晶の容量とを結合する手段を備えた
ことを特徴とする表示装置。

【請求項 1 5】 請求項 2 ないし 1 2 のいずれか一項に記載の表示装置において、

前記画素を構成するそれぞれの回路が、デジタル信号のサンプルホールド手段と、アナログ信号のサンプルホールド手段とを備えた
ことを特徴とする表示装置。

【請求項 1 6】 請求項 1 5 に記載の表示装置において、

前記デジタル信号のサンプルホールド手段にホールドされた信号に応じて、前記アナログ信号のサンプルホールド手段にホールドされた信号を書き換え、

同一の前記ブロックに含まれる前記画素には、同一の信号を与える
ことを特徴とする表示装置。

【請求項 1 7】 請求項 1 ないし 1 6 のいずれか一項に記載の表示装置において、

前記画像発生装置が、前記演算回路を含む
ことを特徴とする表示装置。

【請求項 1 8】 請求項 1 ないし 1 6 のいずれか一項に記載の表示装置において、

前記表示制御装置が、前記演算回路を含む
ことを特徴とする表示装置。

【請求項 1 9】 請求項 1 ないし 1 6 のいずれか一項に記載の表示装置において、

前記表示モジュールが、前記演算回路を有する
ことを特徴とする表示装置。

【請求項 2 0】 請求項 1 ないし 1 9 のいずれか一項に記載の表示装置において、

前記表示モジュールが、液晶モジュールである
ことを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示装置に係り、特に、高精細な表示装置および高駆動周波数の表示装置に関する。

【0002】

【従来の技術】

図2は、従来の表示装置の一般的構成を示す図である。液晶表示装置やプラズマディスプレイパネルなどの従来の表示装置は、図2に示すように、画素25が行方向に n_{0l} 個、列方向に n_{0r} 個だけマトリクス状に配列した表示パネル26を備えた表示モジュール21と、表示モジュール21を制御する表示制御装置22と、画像信号を発生する画像発生装置24とを備えている。

【0003】

表示パネル26において、駆動周波数 f_H で画像を表示するとき、表示モジュール21に送られる信号は、周期 $1/f_H$ 毎に $n_{0l} \times n_{0r}$ 個だけ必要になり、表示制御装置22から表示モジュール21に信号を送るための信号クロック周波数 f_s は、数式1のようになる。ここでは、帰線期間などは、考慮しないことにする。

【0004】

【数1】

$$f_s = n_{0l} \times n_{0r} \times f_H$$

信号クロック周波数は、画素数および駆動周波数に比例するので、表示装置の高精細化による画素数の増大や高速駆動に伴い、信号クロック周波数が増大する。

【0005】

次に、データ信号の書き込みについて、アクティブマトリクス型液晶表示装置を例にとって説明する。

【 0 0 0 6 】

図 3 は、従来の表示装置の系統構成および表示パネル内の構成を示す図である。従来のアクティブマトリクス型液晶表示装置は、図 3 に示すように、画素 4 8 がマトリクス状に配列した表示パネル 3 6 と信号ドライバ 3 7 と走査ドライバ 3 8 と共通電極ドライバ 3 9 とを備えた表示モジュール 3 1 と、表示モジュール 3 1 を制御する表示制御装置 3 2 と、画像信号を発生する画像発生装置 3 4 とを備えている。

【 0 0 0 7 】

信号ドライバ 3 7 には、信号線 4 2 が接続され、走査ドライバ 3 8 には、走査線 4 1 a, 4 1 b, 4 1 c, 4 1 d, … が接続され、共通電極ドライバ 3 9 には、共通電極線 4 3 が接続されている。画素 4 8 には、薄膜トランジスタ (T F T) 4 7 と容量素子 4 5 と液晶 4 6 に電圧を印加するための信号電極 (図示せず) および対向信号電極 (図示せず) とが備えられており、信号電極は、T F T 4 7 を介して信号線 4 2 に接続され、対向信号電極は、共通電極線 4 3 に接続されている。

【 0 0 0 8 】

液晶 4 6 に電圧を印加する駆動方法は、以下に説明するように線順次走査である。走査ドライバ 3 8 によって、走査線 4 1 a, 4 1 b, 4 1 c, 4 1 d, … にアドレス信号が順次に印加され、走査される。アドレス信号が印加された走査線に接続されている 1 行全ての T F T 4 7 は、オンになり、信号ドライバ 3 7 によって信号線 4 2 に印加された電位と共通電極ドライバ 3 9 によって共通電極線 4 3 に印加された電位との電位差が液晶 4 6 および容量素子 4 5 に印加される。

【 0 0 0 9 】

行方向に n_{01} 個の画素 4 8 があり、すなわち n_{01} 本の走査線がある表示パネル 3 6 を駆動周波数 f_H で線順次走査駆動する場合、周期 $1/f_H$ で全走査線を走査するため、走査線 1 本당りにアドレス信号が与えられる時間、すなわちデータ信号書き込み時間 t_s は、数式 2 のようになる。ここでは、帰線期間などは、考慮しないことにする。

【 0 0 1 0 】

【数 2】

$$t_s = \frac{1}{f_H \times n_{or}}$$

したがって、データ信号書き込み時間は、走査線数および駆動周波数に反比例する。すなわち、表示装置の高精細化による走査線数の増大や高速駆動化に伴って、データ信号書き込み時間は、減少し、信号データの書き込み不足などの問題が生じやすくなる。

【0 0 1 1】

【発明が解決しようとする課題】

以上のように、従来の表示装置では、表示モジュールの画素数の増大や駆動周波数の増大に伴って信号クロック周波数が増大する。そのため、消費電力が増大するとともに、高速動作が可能な I C が要求される。

【0 0 1 2】

また、線順次走査駆動を利用した表示装置では、行方向の画素数の増大や駆動周波数の増大に伴って、1 行を選択する時間が減少する。結果として、信号を書き込む時間が減少する。

【0 0 1 3】

さらに、精細度の増大に伴って、配線に伴う面積の画素面積に対する比率が増大し、開口率が低下する。

【0 0 1 4】

本発明の目的は、信号クロック周波数を低下させ、信号書き込み時間を増大させ、開口率を上げ、高精細表示かつ高速動画表示が可能な表示装置を提供することである。

【0 0 1 5】

【課題を解決するための手段】

本発明は、上記目的を達成するために、 n (n は 2 以上の自然数) 個の複数画素を 1 ブロック単位とし、ブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターンを 1 ないし複数個加え合わせて画像を表示する表示モジュ

ールと、表示モジュールを制御する表示制御装置と、ブロック毎に画像信号から空間周波数の異なる特定パターンを重み付けして発生させる演算回路と、画像信号を発生する画像発生装置とを備えた表示装置を提案する。

【 0 0 1 6 】

前記演算回路は、ブロック毎に画像信号から空間周波数の異なる n 個の特定パターンを重み付けして発生させる手段であり、表示モジュールが、特定パターンを Np (n より小さい自然数) 個加え合わせて画像を表示する手段である。

【 0 0 1 7 】

また、特定パターンを加え合わせる個数 Np を変更する手段として圧縮率調整装置を備えることもできる。

【 0 0 1 8 】

さらに、ブロックによって加え合わせる特定パターンの種類の数を変更する手段として高圧縮演算回路を備えてもよい。

【 0 0 1 9 】

本発明は、また、表示モジュールが、画素をマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、対向信号ドライバとを備え、信号ドライバには信号線を接続し、走査ドライバには走査線を接続し、対向信号ドライバには対向信号線を接続し、画素が、信号電極と対向信号電極とスイッチ素子とを備え、信号電極にはスイッチ素子を介して信号線を接続し、対向信号電極には対向信号線を接続し、同一のブロックに含まれて同一の行の画素に備えられた信号電極には同一の第 1 電位を与え、同一のブロックに含まれて同一の列の画素に備えられた対向信号電極には同一の第 2 電位を与え、ブロックが第 1 電位と第 2 電位とにより特定パターンを形成し、同一の行に含まれる画素に備えられた前期対向信号電極には共通の対向信号線を接続した表示装置を提案する。

【 0 0 2 0 】

本発明は、さらに、表示モジュールが、画素がマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、対向信号ドライバとを備え、信号ドライバには信号線を接続し、走査ドライバには走査線を接続し、対向信号ドライバには対向信号共通線を接続し、対向信号共通線には対向信号線を接続し、画素は信

号電極と対向信号電極とスイッチ素子とを備え、信号電極にはスイッチ素子を介して信号線を接続し、対向信号電極には対向信号線を接続し、同一のブロックに含まれて同一の行の画素に備えられた信号電極には同一の第1電位を与え、同一のブロックに含まれて同一の列の画素に備えられた対向信号電極には同一の第2電位を与え、ブロックが第1電位と第2電位とにより特定パターンを形成し、異なるブロックに含まれる画素に備えられた対向信号電極には異なる対向信号線を接続した表示装置を提案する。

【0021】

本発明は、表示モジュールが、画素がマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、対向信号ドライバとを備え、信号ドライバには信号線を接続し、走査ドライバには走査線を接続し、対向信号ドライバには対向信号共通線を接続し、対向信号共通線には対向信号線を接続し、画素は信号電極と対向信号電極とスイッチ素子とを備え、信号電極にはスイッチ素子を介して信号線を接続し、対向信号電極には対向信号線を接続し、同一のブロックに含まれて同一の行の画素に備えられた信号電極には同一の第1電位を与え、同一のブロックに含まれて同一の列の画素に備えられた対向信号電極には同一の第2電位を与え、ブロックが第1電位と第2電位とにより特定パターンを形成し、異なるブロックに含まれる画素に備えられた対向信号電極には異なる対向信号線を接続し、同一のブロックに含まれて異なる行の画素に備えられた対向信号電極にはそれぞれ異なる対向信号線を接続した表示装置を提案する。

【0022】

ブロックの行方向の画素数は、ブロックの列方向の画素数よりも多いことがある。

【0023】

ブロックを形成する複数画素の組み合わせも、可変とすることができる。

【0024】

表示モジュールが、投射型ディスプレイであり、投射型ディスプレイが、特定パターンを表示する投射パターン表示源と、パターン表示素子とを備え、パターン表示素子が、透明電極が形成された一对の基板と透明電極上に形成された光導

電層と一对の基板に挟持された液晶層とを備える。

【 0 0 2 5 】

表示モジュールは、特定パターンを順次表示し画像を加え合わせて表示する手段として構成してもよい。

【 0 0 2 6 】

表示モジュールは、また、特定パターンを画素内で演算し加え合わせて画像を表示する手段とすることも可能である。

【 0 0 2 7 】

この場合、表示モジュールは、画素をマトリクス状に配列したパネルと、信号ドライバと、走査ドライバと、共通電極ドライバとを備え、信号ドライバには信号線を接続し、走査ドライバには走査線を接続し、共通電極ドライバには共通電極線を接続し、各画素には特定パターンを加え合わせる加減算器を備え、加減算器には特定パターンを加え合わせる個数 N_p に等しい数の信号線を接続して形成する。

【 0 0 2 8 】

パネルは、より具体的には、画素に液晶を備えた液晶パネルであり、各画素には信号線を介して送られる信号をホールドする容量素子を、特定パターンを加え合わせる個数 N_p 個以上備え、容量素子と液晶の容量とを結合する手段を備える。

【 0 0 2 9 】

画素を構成するそれぞれの回路が、デジタル信号のサンプルホールド手段と、アナログ信号のサンプルホールド手段とを備えることができる。

【 0 0 3 0 】

デジタル信号のサンプルホールド手段にホールドされた信号に応じて、アナログ信号のサンプルホールド手段にホールドされた信号を書き換え、同一のブロックに含まれる画素には、同一の信号を与えるようにする。

【 0 0 3 1 】

画像発生装置が、演算回路を含む場合もあり、表示制御装置が、演算回路を含む場合もあり、表示モジュールが、演算回路を有することもある。

【 0 0 3 2 】

表示モジュールの代表的なものとしては、液晶モジュールがある。

【 0 0 3 3 】

【発明の実施の形態】

図 1 は、本発明による表示装置の全体構成を示すブロック図および動作原理を示す図である。M P E G (Moving Picture Experts Group)や J P E G (Joint Photographic Experts Group)などの画像圧縮技術に利用されている直交変換を画像に施すと、図 1 (b)に示すように、その画像の中のあるブロックが形成する画像 7 は、種々の空間周波数成分を持つ特定パターン 6 の重み付き線形和で表現できる。

【 0 0 3 4 】

通常、画像には、空間相関があるため、空間周波数の低い特定パターンの重みが大きく、空間周波数の高い特定パターンの重みは、小さくなる。重みの小さい特定パターンは、画像にとって重要な情報ではないため、その特定パターンを省略しても画像に大きな影響を与えず、画像は、ほとんど劣化しない。この特性を利用して、情報量を圧縮できる。

【 0 0 3 5 】

例えば、行方向に n_1 個の画素、列方向に n_r 個の画素からなるブロックに直交変換を施した場合は、 $n_1 \times n_r$ 個の特定パターンが存在するが、この特定パターンのうち N_p 個の特定パターンを用いて画像を再現できるとすると、1つの特定パターンには、1つの重みの情報が対応するため、情報量が $N_p / (n_1 \times n_r)$ に圧縮されたことになる。

【 0 0 3 6 】

本発明の表示装置は、図 1 (a)に示すように、空間周波数の異なる特定パターン 6 を 1 ないし複数個加え合わせて画像 8 を表示する(図 1 (c)参照)表示モジュール 1 と、表示モジュール 1 を制御する表示制御装置 2 と、ブロック毎に画像信号 7 から空間周波数の異なる特定パターン 6 を重み付けして発生させる(図 1 (b)参照)演算回路 3 と、画像信号 7 を発生する画像発生装置 4 とを備えている。本発明の表示装置においては、重み付けされた空間周波数の異なる特定パターンを

表示装置上で加え合わせて画像を形成するため、信号クロック周波数 f_s は、以下に説明するように減少する。

【0037】

$n_l \times n_r$ の画素からなる1つのブロックが1つの特定パターンを形成するとき、そのブロックには、1つの重み付けの信号が対応する。そのため、画素が行方向に n_{ol} 個、列方向に n_{or} 個ある表示パネルには、 $(n_{ol} \times n_{or}) / (n_l \times n_r)$ 個の信号が必要となる。画像を再現するために、全ブロックが N_p 個の特定パターンを必要とすると、表示モジュールには、1つの画像につき $N_p \times (n_{ol} \times n_{or}) / (n_l \times n_r)$ 個の信号が必要となる。この信号が周期 $1 / f_H$ 毎に必要なため、信号クロック周波数 f_s は、数式3のようになる。

【0038】

【数3】

$$f_s = N_p \times \frac{n_{ol} \times n_{or}}{n_l \times n_r} \times f_H = n_{ol} \times n_{or} \times f_H \times \frac{N_p}{n_l \times n_r}$$

数式1と数式3とを比較すると、信号クロック周波数が $N_p / (n_l \times n_r)$ 倍だけ減少していることが分かる。

【0039】

次に、データ信号書き込み時間 t_s について考える。本発明では、行方向に n_l 個、列方向に n_r 個の画素からなるブロック単位で書き込むため、 n_l 行分の画素をまとめて走査する。1つの画像を再現するために、この走査を N_p 回繰り返して画像を再現するので、データ信号書き込み時間は、数式4のようになる。

【0040】

【数4】

$$t_s = \frac{1}{f_H \times n_{ol}} \times \frac{n_l}{N_p}$$

したがって、 $n_1 > Np$ のとき、データ信号書き込み時間が増大する。また、本発明では、 n_1 行分の画素をまとめて走査するため、複数の行で走査線を共有でき、開口率を上げることができる。

【0041】

図4は、本発明により画素上で特定パターンを表示する原理を説明する図である。図4では、行方向に2個、列方向に2個、合計4個の画素14a, 14b, 14c, 14dを1つのブロックとして扱う場合が示されている。1つの画素には、信号線11aまたは11bに接続された信号電極13aと、対向信号線12aまたは12bに接続された対向信号電極13bとからなる画素電極13がある。

【0042】

図4(a)に示すように、信号線11a, 11bに電圧 a_1 を印加し、対向信号線12a, 12bに電圧 $-a_0$ を印加すると、図4(e)に示すように、画素14a, 14b, 14c, 14dの画素電極13には、絶対値が $a_0 + a_1$ の電圧が印加される。

【0043】

図4(b)に示すように、信号線11a, 11bにそれぞれ電圧 a_2 , $-a_2$ を印加し、対向信号線12a, 12bにそれぞれ電圧 $-a_0$, $-a_0$ を印加すると、図4(f)に示すように、画素14a, 14b, 14c, 14dの画素電極13には、それぞれ絶対値が $a_0 + a_2$, $a_0 - a_2$, $a_0 + a_2$, $a_0 - a_2$ の電圧が印加される。

【0044】

図4(c)に示すように、信号線11a, 11bにそれぞれ電圧 a_3 , a_3 を印加し、対向信号線12a, 12bにそれぞれ電圧 $-a_0$, a_0 を印加すると、図4(g)に示すように、画素14a, 14b, 14c, 14dの画素電極13には、それぞれ絶対値が $a_0 + a_3$, $a_0 + a_3$, $a_0 - a_3$, $a_0 - a_3$ の電圧が印加される。

【0045】

図4(d)に示すように、信号線11a, 11bにそれぞれ電圧 a_4 , $-a_4$ を

印加し、対向信号線 1 2 a, 1 2 b にそれぞれ電圧 $-a_0$, a_0 を印加すると、図 4 (h) に示すように、画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の画素電極 1 3 には、それぞれ絶対値が $a_0 + a_4$, $a_0 - a_4$, $a_0 - a_4$, $a_0 + a_4$ の電圧が印加される。

【 0 0 4 6 】

ここで、画素電極 1 3 に印加される電圧の絶対値が $a_0 + a_j$ ($j = 1, 2, 3, 4$) である画素を白色、同じく $a_0 - a_j$ である画素を灰色として識別すると、図 4 (e) ないし (h) が示すように、空間周波数の異なる特定パターンが表示できていることが分かる。

【 0 0 4 7 】

本明細書では、便宜上、このようにして特定パターンを形成する方法を「特定パターン表示法」と呼ぶことにする。

【 0 0 4 8 】

次に、図 1 の演算回路 3 における空間周波数の異なる特定パターンの発生方法と、表示モジュール 1 において空間周波数の異なる特定パターンを 1 ないし複数個加え合わせる方法について、表示パネルとして液晶パネルを使用した液晶表示装置を例にとって説明する。

【 0 0 4 9 】

本発明は、空間相関を利用するため、近隣の画素で 1 ブロックを形成する。ここでは、図 4 に示すように、行方向に 2 個、列方向に 2 個の 2×2 の画素を 1 ブロックとして説明する。

【 0 0 5 0 】

図 5 は、液晶に印加すべき電圧 V_a , V_b , V_c , V_d の決定の様子を示す図である。はじめに、画像発生装置から送られてきた画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の階調信号 x_a , x_b , x_c , x_d より、液晶の透過率—電圧特性に基づいて、液晶に印加すべき電圧 V_a , V_b , V_c , V_d を図 5 に示すように決定する。この電圧を、便宜上ここでは、「目標電圧」と呼ぶ。

【 0 0 5 1 】

次に、この「目標電圧」より、下記の計算によって、特定パターンの重み a_j

($j = 1, 2, 3, 4$)を求める。

【0052】

【数5】

$$\begin{cases} a_1 = -a_0 + \sqrt{\frac{N_p}{4} \sum_i V_i^2 - 3a_0^2 - \frac{N_p^2}{64a_0^2} \left\{ 4 \sum_i V_i^4 - \left(\sum_i V_i^2 \right)^2 \right\}} \\ a_2 = \frac{N_p}{8a_0} (V_a^2 - V_b^2 + V_c^2 - V_d^2) \\ a_3 = \frac{N_p}{8a_0} (V_a^2 + V_b^2 - V_c^2 - V_d^2) \\ a_4 = \frac{N_p}{8a_0} (V_a^2 - V_b^2 - V_c^2 + V_d^2) \end{cases}$$

【0053】

【数6】

$$a_0 = \sqrt{\frac{N_p}{8}} V_{MAX}$$

V_{MAX} は、図5に示すように、「目標電圧」の最大値である。例えば、液晶パネルが図5に示すようなノーマリブラックの透過率－電圧特性を示す場合は、階調信号の最大値 x_{MAX} に対応した透過率 T_{MAX} を与える電圧が V_{MAX} である。 T_{MAX} は、透過率－電圧特性における最大透過率である必要はないが、最大透過率に近いほど高い輝度を得られる。

【0054】

数式5は、直交変換の1つであるアダマール変換を模した変換であり、アダマール変換と同様に、空間周波数の異なる特定パターンの重み付けを実行できる。

【0055】

このようにして空間周波数の異なる特定パターンの重みを求める方法を、便宜

上、「擬似直交変換法」と呼ぶことにする。

「擬似直交変換法」によって求めた a_j ($j=1,2,3,4$) および a_0 を、図4ですでに説明したように、「特定パターン表示法」によって画素内の電極に印加すると、図4(e)ないし(h)が示すような空間周波数の異なる特定パターンを形成できる。

【0056】

この特定パターンの1つ1つを、1つのフレームから分けられたサブフレームに割り当て、フィールドシーケンシャル駆動方式で特定パターンを順次に表示し、特定パターンを加え合わせる。

【0057】

具体的には、以下のように加え合わせる。4つの特定パターン全てをフィールドシーケンシャル駆動方式で順次に表示すると、各画素の実効値電圧は、数式7のようになる。

【0058】

【数7】

$$\left\{ \begin{array}{l} V_a' = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 + a_2)^2 + (a_0 + a_3)^2 + (a_0 + a_4)^2} \\ V_b' = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 - a_2)^2 + (a_0 + a_3)^2 + (a_0 - a_4)^2} \\ V_c' = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 + a_2)^2 + (a_0 - a_3)^2 + (a_0 - a_4)^2} \\ V_d' = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 - a_2)^2 + (a_0 - a_3)^2 + (a_0 + a_4)^2} \end{array} \right.$$

ただし、 $N_p=4$ である。数式7に数式5および数式6を代入すると、 $V_a' = V_a$ 、 $V_b' = V_b$ 、 $V_c' = V_c$ 、 $V_d' = V_d$ となり、「目標電圧」に等しい電圧を印加できる。すなわち、特定パターンをフィールドシーケンシャル駆動方式で表示すると、原画像を再現できる。

【0059】

数式5による重み付けの結果、 a_2 と a_4 が a_1 と a_3 に比べて十分に小さいとき、 a_2 に対応する特定パターン(図4(f))と、 a_4 に対応する特定パターン(図4(h))を省略しても画像に大きな影響を与えない。

【0060】

そこで、 a_2 に対応する特定パターンと a_4 に対応する特定パターンとを省略したとき、各画素の実効値電圧は、数式8のようになる。

【0061】

【数8】

$$\left\{ \begin{array}{l} V'_a = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 + a_3)^2} \cong V_a \\ V'_b = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 + a_3)^2} \cong V_b \\ V'_c = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 - a_3)^2} \cong V_c \\ V'_d = \frac{1}{\sqrt{N_p}} \sqrt{(a_0 + a_1)^2 + (a_0 - a_3)^2} \cong V_d \end{array} \right.$$

ただし、 $N_p=2$ である。このように、4つの画素に対して、2つの特定パターンの加え合わせで表示すると、信号クロックは、半分に減少できる。

【0062】

ここでは、 a_1 と a_3 とに対応する特定パターンをフィールドシーケンシャル駆動方式で表示することを例としてあげたが、重みの大きい特定パターンをフィールドシーケンシャル駆動方式で表示することで、原画像に近い画像を表示できる。

【0063】

ところで、数式5において適切な重み付けを実行できるように、 $a_1 > 0$ を条件とすると、 $V_i > V_{MAX}/\sqrt{2}$ ($i = a, b, c, d$)でなければならない。

また、特定パターンを形成するためには、 $a_0 > a_j$ である必要があるが、この条件より、 $V_i < V_{MAX}$ が要求される。すなわち、数式 9 を満たす必要がある。

【0064】

【数 9】

$$V_{\max} / \sqrt{2} < V_i < V_{MAX}$$

以上のように、各ブロック毎に「擬似直交変換法」によって空間周波数の異なる特定パターンの重みを求め、「特定パターン表示法」によって大きな重みを持つ特定パターンをフィールドシーケンシャル駆動方式で表示し画像を表示する方法を、便宜上、「擬似直交変換表示法」と呼ぶ。

【0065】

この「擬似直交変換表示法」によって信号クロック周波数を低下させ、やデータ信号書き込み時間の増大を実現し、高精細かつ高速駆動可能な表示装置を提供できる。

【0066】

【実施形態 1】

図 6 は、本発明による表示装置の実施形態 1 の構成を示す図である。本実施形態 1 の表示装置は、表示パネル 36 として液晶パネルを用いた液晶表示装置である。

【0067】

本実施形態 1 の液晶表示装置は、図 6 に示すように、複数画素を 1 ブロック単位としブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターンを 1 ないし複数個加え合わせて画像を表示する表示モジュール 31 と、表示モジュール 31 を制御する表示制御装置 32 と、ブロック毎に画像信号から空間周波数の異なる特定パターンを重み付けして発生させる演算回路 33 と、画像信号を発生する画像発生装置 34 とを備えている。表示モジュール 31 は、画素 48 がマトリクス状に配列した液晶パネル 36 と、信号ドライバ 37 と、走査ドラ

イバ 3 8 と、対向信号ドライバ 3 5 とを含んでいる。

【 0 0 6 8 】

信号ドライバ 3 7 には、信号線 4 2 が接続され、走査ドライバ 3 8 には、走査線 4 1 a, 4 1 c, … が接続され、対向信号ドライバ 3 5 には、対向信号線 4 4 a, 4 4 b, 4 4 c, 4 4 d, … が接続されている。

【 0 0 6 9 】

画素 4 8 には、薄膜トランジスタ (T F T) 4 7 と、容量素子 4 5 と、液晶 4 6 に電圧を印加するための信号電極 (図示せず) および対向信号電極 (図示せず) とが備えられており、信号電極は、T F T 4 7 を介して、信号線 4 2 に接続され、対向信号電極は、対向信号線 4 4 a, 4 4 b, 4 4 c, 4 4 d, … のいずれかに接続されている。

【 0 0 7 0 】

また、列方向に順に、赤色 (R) を呈する画素と緑色 (G) を呈する画素と青色 (B) を呈する画素とが並んでいる。すなわち、信号線 4 2 R 1, 4 2 R 2, 4 2 R 3, … のいずれかに接続された画素は、R 画素であり、信号線 4 2 G 1, 4 2 G 2, 4 2 G 3, … のいずれかに接続された画素は、G 画素であり、信号線 4 2 B 1, 4 2 B 2, … のいずれかに接続された画素は、B 画素である。

【 0 0 7 1 】

図 7 は、本実施形態 1 の液晶パネルの構成を説明する画素部分の断面構造を示す図である。液晶パネルは、信号電極 6 8 と対向信号電極 6 9 と絶縁膜 6 3, 6 4 と配向膜 6 5 とを備えた基板 6 2 と、基板 6 2 に対向配置されカラーフィルタ 6 6 と配向膜 6 5 とを備えた基板 6 7 と、基板 6 2 と基板 6 7 とに挟まれた液晶 7 0 と、基板 6 2 および基板 6 7 の液晶 7 0 に面しない面上に形成された偏光板 6 1 とからなる。

【 0 0 7 2 】

基板 6 2 および基板 6 7 としては、厚みが 0. 7 m m のガラス基板を使用した。基板 6 2 上には、アモルファスシリコンを用いて T F T (図示せず) を作製した。信号電極 6 8 および対向信号電極 6 9 には、クロムモリブデン (C r M o) を使用した。絶縁膜 6 3, 6 4 は、窒化珪素からなり、膜厚をそれぞれ 0. 2 μ m,

0.8 μm とした。画素数は、 $1280 \times 3 \times 1024$ 個とした。配向膜65は、膜厚を80 nmとし、その表面には、液晶を配向させるためのラビング処理を施した。

【0073】

図6の演算回路33では、以下に説明するようにして、空間周波数の異なる特定パターンの重み付けを実行し、加え合わせる特定パターンを選択した。

【0074】

本発明は、空間相関を利用するため、R画素とG画素とB画素とは、それぞれ独立に処理する必要がある。また、R画素、G画素、B画素のそれぞれにおいては、近隣の複数画素でブロックを形成し、その複数画素の空間相関を利用する。

【0075】

したがって、図6において、画素48a, 48b, 48c, 48dの行方向に2個、列方向に2個の 2×2 の画素を1ブロックとした。同様にして、画素48e, 48f, 48g, 48hを1ブロックとした。以下同様にして、全ての画素をブロック単位で扱った。

【0076】

各ブロック毎に、すでに説明した「擬似直交変換法」によって、図4(e)ないし(h)に示した4つの特定パターンの重み付けを実行した。その4つの特定パターンのうち、加え合わせる特定パターンとして3つを選択した。

【0077】

このとき、図6に示すように、同一の行にある全ての画素48は、対向信号線44a, 44b, 44c, 44dのいずれか1本に接続されており、その画素の対向信号電極には、全て同一の電圧が供給される。

したがって、例えば、対向信号線44a, 44bにそれぞれ、 $-a_0$, $-a_0$ を印加すると、対向信号線44a, 44bが接続されている2行に含まれるブロックが表示できる特定パターンは、図4(e)および(f)のみである。

【0078】

同様に、対向信号線44a, 44bにそれぞれ、 $-a_0$, a_0 を印加すると、

表示できる特定パターンは、図 4 (g) および (h) のみである。

したがって、図 4 (e) または (f) と図 4 (g) または (h) とは、同じ行に含まれるブロックでは、同時に表示できない。

【 0 0 7 9 】

そのため、4 つの特定パターンのうち 3 つを選択する際には、ほとんどのブロックで重みが最小となる空間周波数の最も高い特定パターンである図 4 (h) 以外の 3 つの特定パターン図 4 (e) ないし (g) を選択した。

【 0 0 8 0 】

選択された 3 つの特定パターンを図 6 における表示制御装置 3 2 で制御し、表示モジュール 3 1 に備えられた液晶パネル 3 6 上でフィールドシーケンシャル駆動方式で表示した。

【 0 0 8 1 】

例えば、図 4 (e) ないし (g) に示した特定パターンの重みがそれぞれ、画素 4 8 a, 4 8 b, 4 8 c, 4 8 d からなるブロックでは、 a_1' , a_2' , a_3' であり、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h からなるブロックでは、 a_1'' , a_2'' , a_3'' であるとする。

【 0 0 8 2 】

図 6 における走査線 4 1 a にアドレス信号が与えられ、画素 4 8 a, 4 8 b, 4 8 c, 4 8 d からなるブロックを含む 2 行が選択されているとき、信号線 4 2 G 1, 4 2 G 2 には、それぞれ、 a_1' , a_1' の電圧を供給し、信号線 4 2 B 1, 4 2 B 2 には、それぞれ、 a_1'' , a_1'' の電圧を供給し、対向信号線 4 4 a, 4 4 b には、それぞれ、 $-a_0$, $-a_0$ の電圧を供給すると、画素 4 8 a, 4 8 b, 4 8 c, 4 8 d の液晶に印加される電圧は、全て $a_0 + a_1'$ となって、この 4 つの画素からなるブロックは、図 4 (e) に示すような特定パターンを形成し、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h の液晶に印加される電圧は、全て $a_0 + a_1''$ となって、この 4 つの画素からなるブロックは、図 4 (e) に示すような特定パターンを形成する。

【 0 0 8 3 】

同様に、走査線 4 1 a によって選択されている全てのブロックは、図 4 (e) な

いし(f)に示すような特定パターンのいずれかを形成する。

【0084】

次に、走査線41cにアドレス信号が与えられ、選択された2行に含まれるブロックは、同様に特定パターンを形成する。

【0085】

以下同様にして、走査する。

【0086】

全走査線の走査が終了し、再び走査線41aにアドレス信号が与えられ、画素48a, 48b, 48c, 48dからなるブロックを含む2行が選択されているとき、信号線42G1, 42G2には、それぞれ、 a_2' , $-a_2'$ の電圧を供給し、信号線42B1, 42B2には、それぞれ、 a_2'' , $-a_2''$ の電圧を供給し、対向信号線44a, 44bには、それぞれ、 $-a_0$, $-a_0$ の電圧を供給すると、画素48a, 48b, 48c, 48dの液晶に印加される電圧は、それぞれ、 $a_0 + a_2'$, $a_0 - a_2'$, $a_0 + a_2'$, $a_0 - a_2'$ となって、この4つの画素からなるブロックは、図4(f)に示すような特定パターンを形成し、画素48e, 48f, 48g, 48hの液晶に印加される電圧は、それぞれ、 $a_0 + a_2''$, $a_0 - a_2''$, $a_0 + a_2''$, $a_0 - a_2''$ となって、この4つの画素からなるブロックは、図4(f)に示すような特定パターンを形成する。

【0087】

同様にして、全走査線を走査し、再び走査線41aにアドレス信号が与えられたとき、同様に信号を供給すると、選択されたブロックは、図4(g)に示すような特定パターンを形成する。

【0088】

このように、「特定パターン表示法」に従い、各ブロックに特定パターンを形成する電圧を与え、これをフィールドシーケンシャル駆動方式と組み合わせることにより、電圧の実効値は、「目標電圧」に近く、画像発生装置が発生させた画像とほぼ同様の画像を表示できた。

【0089】

このとき、4つの画素に対して、3つの特定パターンを加え合わせることによ

って表示したので、数式 1 と数式 3 との比較から分かるように、図 3 に示す線順次走査駆動法の場合に比べ、信号クロック周波数を $3/4$ に減少させることができた。

【0090】

また、走査線を、2 行で共有しているため、図 3 に示す線順次駆動法の場合に比べ、開口率も向上した。

【0091】

【実施形態 2】

図 8 は、本発明による表示装置の実施形態 2 の構成を示す図である。本実施形態 2 の表示装置は、表示パネル 3 6 として液晶パネルを用いた液晶表示装置である。

【0092】

本実施形態の液晶表示装置は、図 8 に示すように、画素 4 8 がマトリクス状に配列した液晶パネル 3 6 と信号ドライバ 3 7 と走査ドライバ 3 8 と対向信号ドライバ 3 5 とを備え、複数画素を 1 ブロック単位とし、ブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターンを 1 ないし複数個加え合わせて画像を表示する表示モジュール 3 1 と、表示モジュール 3 1 を制御する表示制御装置 3 2 と、ブロック毎に画像信号から空間周波数の異なる特定パターンを重み付けして発生させる演算回路 3 3 と、画像信号を発生する画像発生装置 3 4 とを備えている。

【0093】

信号ドライバ 3 7 には、信号線 4 2 R 1, 4 2 G 1, 4 2 B 1, 4 2 R 2, … が接続され、走査ドライバ 3 8 には、走査線 4 1 a, 4 1 c, … が接続され、対向信号ドライバ 3 5 には、対向信号共通線 4 4 R 1, 4 4 G 1, 4 4 B 1, 4 4 R 2, … が接続されている。

【0094】

画素 4 8 には、TFT 4 7 と容量素子 4 5 と液晶 4 6 に電圧を印加するための信号電極(図示せず)および対向信号電極(図示せず)とが備えられており、信号電極は、TFT 4 7 を介して信号線 4 2 R 1, 4 2 G 1, 4 2 B 1, 4 2 R 2, …

のいずれかに接続され、対向信号電極は、対向信号線 4 4 a R, 4 4 a G, 4 4 a B, 4 4 b R, 4 4 b G, 4 4 b B, 4 4 c R, …のいずれかに接続されている。

【0 0 9 5】

対向信号線 4 4 a R, 4 4 a G, 4 4 a B, 4 4 b R, 4 4 b G, 4 4 b B, 4 4 c R, …は、それぞれ、対向信号共通線 4 4 R 1, 4 4 G 1, 4 4 B 1, 4 4 R 2, …のいずれかに接続されている。

【0 0 9 6】

また、列方向に順に、R画素とG画素とB画素とが並んでいる。

【0 0 9 7】

本発明は、空間相関を利用するため、R画素とG画素とB画素とは、それぞれ独立に処理する必要があり、また、R画素、G画素、B画素のそれぞれにおいては、近隣の複数画素でブロックをする。

【0 0 9 8】

そのため、画素 4 8 a, 4 8 b, 4 8 c, 4 8 d の 2 × 2 の画素を 1 ブロックとし、同様に、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h を 1 ブロックとし、以下同様にして、全ての画素をブロック単位で扱った。

【0 0 9 9】

ここで、同じ行かつ同じブロックに属する画素 4 8 a の液晶と画素 4 8 b の液晶のみが共通の対向信号線 4 4 a G に接続されている。すなわち、各ブロック毎に対向信号線が独立に配線されている。

【0 1 0 0】

この点において、実施形態 2 は、同じ行の全ての画素に共通の対向信号線を配線した実施形態 1 と大きく異なる。

【0 1 0 1】

本実施形態 2 の画素部分の断面図は、図 7 に示すように、実施形態 1 に同じであるため説明を省略する。

【0 1 0 2】

図 8 の演算回路 3 3 では、以下に説明するようにして、空間周波数の異なる特

定パターンの重み付けを実行し、特定パターンを選択した。

【0103】

各ブロック毎に、すでに説明した「擬似直交変換法」によって、図4(e)ないし(h)に示した4つの特定パターンの重み付けを実行した。

その4つの特定パターンのうち、重みの大きい2つを選択した。

【0104】

ここで、本実施形態2では、実施形態1と異なり、各ブロック毎に対向信号線が用意されているため、図4(e)ないし(h)に示すような全ての特定パターンを、同じ行に含まれるブロックにおいても同時に表示できる。

【0105】

そのため、実施形態1では、3つの特定パターンを選択したが、本実施形態2では、2つのみの特定パターンを加え合わせることによって、同様の画質で画像を表示できる。

【0106】

選択した2つの特定パターンを、図8における表示制御装置32で制御し、表示モジュール31に備えられた液晶パネル36上でフィールドシーケンシャル駆動方式で表示した。

【0107】

この方法は、実施形態1と同様であるため、一例を簡単に上げ説明する。例えば、画素48a, 48b, 48c, 48dからなるブロックにおいて、図4(e)および(f)に示すような特定パターンの重みが他の2つの特定パターンの重みより大きく、その重みがそれぞれ a_1' および a_2' とする。

【0108】

図8における走査線41aにアドレス信号が与えられ、画素48a, 48b, 48c, 48dからなるブロックを含む2行が選択されているとき、信号線42G1, 42G2には、それぞれ a_1' , a_1' の電圧を供給し、対向信号共通線44G1, 44G2には、それぞれ $-a_0$, $-a_0$ の電圧を供給すると、画素48a, 48b, 48c, 48dの液晶に印加される電圧は、全て $a_0 + a_1'$ となって、この4つの画素からなるブロックは、図4(e)に示すような特定パター

ンを形成する。

【0109】

同様に、走査線41aによって選択されている全てのブロックは、図4(e)ないし(h)に示すような特定パターンのいずれかを形成する。

【0110】

同様にして、全走査線の走査が終了し、再び走査線41aにアドレス信号が与えられたとき、同様に適切に電圧を供給することによって、画素48a, 48b, 48c, 48dの液晶に印加される電圧は、それぞれ、 $a_0 + a_2'$, $a_0 - a_2'$, $a_0 + a_2'$, $a_0 - a_2'$ となって、この4つの画素からなるブロックは、図4(f)に示すような特定パターンを形成する。

【0111】

このように、「特定パターン表示法」に従い、各ブロックに特定パターンを形成する電圧を与え、これをフィールドシーケンシャル駆動方式と組み合わせることにより、電圧の実効値は、「目標電圧」に近く、画像発生装置が発生させた画像とほぼ同様の画像を表示できた。

【0112】

このとき、4つの画素に対して、2つの特定パターンを加え合わせることで表示したので、数式1と数式3との比較から分かるように、図3に示す線順次走査駆動法の場合に比べ、信号クロック周波数を半分に減少させることができた。

【0113】

なお、本実施形態2では、 2×2 の画素を1つのブロックとして取り扱ったが、ブロックが 4×4 や 8×8 の画素からなる場合についても、本質的に何ら変わらない。

【0114】

例えば、 4×4 の画素を1つのブロックとした場合、16個の特定パターンが生じるが、そのうち8個程度のパターンを選択すれば、画質の劣化がなく、画像を表示できる。

【0115】

この場合も、16個の画素に対して、8個の特定パターンを加え合わせて表示するので、信号クロック周波数は、線順次駆動走査法に比べ、半分に低下する。

【0116】

【実施形態3】

図9は、本発明による表示装置の実施形態3の構成を示す図である。本発明による実施形態3は、図9に示すように、圧縮率調整装置81が加えられた以外は、実施形態2に同じである。

【0117】

したがって、圧縮率調整装置81の機能について説明する。

【0118】

実施形態2では、特定パターンを加え合わせる個数 N_p が2に固定されていたが、本実施形態3の圧縮率調整装置81は、特定パターンを加え合わせる個数 N_p を可変とする機能を持つ。

【0119】

例えば、「擬似直交変換法」によって、あるブロックの特定パターンの重みが $a_1 > a_3 > a_2 > a_4$ であったとする。ここで、 $N_p = 3$ の場合は、1つのフレームを3つのサブフレームに分け、 a_1 、 a_3 、 a_2 のそれぞれに対応する特定パターンを順次表示する。または、 $N_p = 1$ の場合は、1つのフレームで、 a_1 に対応する特定パターンを表示する。

【0120】

サブフレームの数は、加え合わせる特定パターン数 N_p によって変化するため、それに応じて走査ドライバ38が走査周波数を調整し、対応する。

【0121】

例えば、加え合わせる特定パターン数 N_p が増大すれば、サブフレームも増大するため、走査周波数を増大させて対応する。

【0122】

また、数式6が示すように、対向信号線44aR、44aG、44aB、44bR、44bG、44bB、44cR、…に与える電圧 a_0 も特定パターン数 N_p によって変化するので、それに応じて、対向信号ドライバ35が電圧 a_0 を調

整し、対応する。

【0123】

以上に説明したように、圧縮率調整装置 81 によって特定パターンを加え合わせる個数 N_p を可変とすることにより、 N_p の少ない低信号クロック周波数モード、すなわち低消費電力モードと、 N_p の多い高画質モードとをユーザが選択可能な液晶表示装置を提供できる。

【0124】

【実施形態 4】

図 10 は、本発明による表示装置の実施形態 4 の構成を示す図である。本発明による実施形態 4 は、図 10 に示すように、高圧縮演算回路 82 が加えられた以外は、実施形態 2 に同じである。

【0125】

高圧縮演算回路 82 の機能について説明する。人の眼は、赤色や緑色の解像度に比べて、青色の解像度に対して敏感ではないため、B 画素において加え合わせる特定パターンの種類を R 画素や G 画素における特定パターンの種類より少なくしても、画質の劣化を感じにくい。

【0126】

そのため、R 画素や G 画素からなるブロックについては、2 種類の特定パターンを表示したのに対し、B 画素からなるブロックについては、図 4(e) に示す特定パターンのみを表示した。

【0127】

これにより、B 画素からなるブロックについては、「擬似直交変換法」の数式 5 において a_1 のみを求めれば良く、演算が簡単化される。高圧縮演算回路 82 が、この演算を担当し、演算回路 33 の負担を軽減できる。

【0128】

ただし、加え合わせる特定パターン数 N_p をブロック毎に変化させることはできない。なぜなら、 N_p によってサブフレーム数が増えるが、同じ行に含まれるブロックは、走査線 41a, 41c, … が共通であるため、ブロックによって走査周波数を変化させることはできない。

【 0 1 2 9 】

そのため、R画素およびG画素からなるブロックの加え合わせる特定パターン数 N_p に合わせ、B画素からなるブロックでは、図4(e)に示す特定パターンを2回表示した。

【 0 1 3 0 】

以上のように、ブロックによって、加え合わせる特定パターンの種類の数が可変となる演算回路を持つと、B画素からなるブロックでは、図4(e)に示すような特定パターンのみを表示でき、演算回路33の負担を軽減できる。

【 0 1 3 1 】

【実施形態5】

図11は、本発明による表示装置の実施形態5の構成を示す図である。本実施形態5の表示装置は、表示パネル36として液晶パネルを用いた液晶表示装置である。

【 0 1 3 2 】

本実施形態5の液晶表示装置は、図11に示すように、画素48がマトリクス状に配列した液晶パネル36と、信号ドライバ37と、走査ドライバ38と、対向信号ドライバ35とを備え、複数画素を1ブロック単位とし、ブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターンを1ないし複数個加え合わせて画像を表示する表示モジュール31と、表示モジュール31を制御する表示制御装置32と、ブロック毎に画像信号から空間周波数の異なる特定パターンを重み付けして発生させる演算回路33と、画像信号を発生する画像発生装置34とを備えている。

【 0 1 3 3 】

信号ドライバ37には、信号線42R1, 42G1, 42B1, 42R2, …が接続され、走査ドライバ38には、走査線41a, 41c, 41e, …が接続され、対向信号ドライバ35には、対向信号共通線44が接続されている。

【 0 1 3 4 】

画素48には、TFT47と、容量素子45と、液晶46に電圧を印加するための図示しない信号電極および対向信号電極とが備えられており、信号電極は、

TFT 4 7 を介して、信号線 4 2 R 1, 4 2 G 1, 4 2 B 1, 4 2 R 2, … のいずれかに接続され、対向信号電極は、対向信号線 4 4' に接続されている。対向信号線 4 4' は、対向信号共通線 4 4 に接続されている。

【 0 1 3 5 】

また、列方向に順に、R 画素と G 画素と B 画素とが並んでいる。

【 0 1 3 6 】

本発明は、空間相関を利用するため、R 画素と G 画素と B 画素とは、それぞれ独立に処理する必要がある。また、R 画素、G 画素、B 画素のそれぞれにおいては、近隣の複数画素で 1 ブロックを構成する。

【 0 1 3 7 】

本実施形態 5 では、例えば、画素 4 8 a, 4 8 b, 4 8 c, 4 8 d からなるブロックのように、行方向に 4 個、列方向に 1 個の 4 × 1 の画素を 1 ブロックとした。この 1 ブロックの構成は、2 × 2 の画素を 1 ブロックとした実施形態 2 とは異なる。

【 0 1 3 8 】

4 × 1 のブロック内の各画素には、それぞれ独立して対向信号線 4 4' が配線され、それぞれの対向信号線 4 4' は、それぞれ独立して対向信号共通線 4 4 に接続され、各画素にそれぞれ独立した対向信号電圧を供給できる。

【 0 1 3 9 】

本実施形態 5 の画素部分の断面図は、図 7 に示すように、実施形態 1 に同じであるため説明を省略する。

【 0 1 4 0 】

図 1 2 は、4 × 1 のブロックにおいて特定パターンを表示する原理を説明する図である。図 1 2 では、行方向に 4 個、列方向に 1 個、合計 4 つの画素 1 4 a および 1 4 b および 1 4 c および 1 4 d を 1 つのブロックとして扱う場合が示されている。

【 0 1 4 1 】

1 つの画素には、信号線 1 1 に接続された信号電極 1 3 a と、対向信号線 1 2 a, 1 2 b, 1 2 c, 1 2 d のいずれかに接続された対向信号電極 1 3 b とから

なる画素電極 1 3 がある。

【0 1 4 2】

図 1 2 (a) に示すように、信号線 1 1 に電圧 a_1 を印加し、対向信号線 1 2 a, 1 2 b, 1 2 c, 1 2 d に電圧 $-a_0$ を印加すると、図 1 2 (e) に示すように、画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の画素電極 1 3 には、絶対値が $a_0 + a_1$ の電圧が印加される。

【0 1 4 3】

図 1 2 (b) に示すように、信号線 1 1 に電圧 a_2 を印加し、対向信号線 1 2 a, 1 2 b, 1 2 c, 1 2 d にそれぞれ電圧 $-a_0, a_0, -a_0, a_0$ を印加すると、図 1 2 (f) に示すように、画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の画素電極 1 3 には、絶対値がそれぞれ $a_0 + a_2, a_0 - a_2, a_0 + a_2, a_0 - a_2$ の電圧が印加される。

【0 1 4 4】

図 1 2 (c) に示すように、信号線 1 1 に電圧 a_3 を印加し、対向信号線 1 2 a, 1 2 b, 1 2 c, 1 2 d にそれぞれ電圧 $-a_0, -a_0, a_0, a_0$ を印加すると、図 1 2 (g) に示すように、画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の画素電極 1 3 には、絶対値がそれぞれ $a_0 + a_3, a_0 + a_3, a_0 - a_3, a_0 - a_3$ の電圧が印加される。

【0 1 4 5】

図 1 2 (d) に示すように、信号線 1 1 に電圧 a_4 を印加し、対向信号線 1 2 a, 1 2 b, 1 2 c, 1 2 d にそれぞれ電圧 $-a_0, a_0, a_0, -a_0$ を印加すると、図 1 2 (h) に示すように、画素 1 4 a, 1 4 b, 1 4 c, 1 4 d の画素電極 1 3 には、絶対値がそれぞれ $a_0 + a_4, a_0 - a_4, a_0 - a_4, a_0 + a_4$ の電圧が印加される。

【0 1 4 6】

ここで、画素電極 1 3 に印加される電圧の絶対値が $a_0 + a_j$ ($j = 1, 2, 3, 4$) である画素を白色、同じく $a_0 - a_j$ である画素を灰色として識別すると、図 1 2 (e) ないし (h) が示すように、空間周波数の異なる特定パターンが表示できていることが分かる。

【0147】

図11の演算回路33では、以下に説明するようにして、空間周波数の異なる特定パターンの重み付けを実行し、特定パターンを選択した。各ブロック毎に、すでに説明した「擬似直交変換法」によって、図12(e)ないし(h)に示した4つの特定パターンの重み付けを実行した。

【0148】

その4つの特定パターンのうち、重みの大きい3つを選択した。選択した3つの特定パターンを、図11における表示制御装置32で制御し、表示モジュール31に備えられた液晶パネル36上でフィールドシーケンシャル駆動方式で表示した。

【0149】

この方法は、実施形態1と同様であるため、一例を簡単に取り上げ説明する。例えば、画素48a, 48b, 48c, 48dからなるブロックにおいて、図12(e)および(g)および(h)の重みが他の特定パターンのそれより大きく、その重みがそれぞれ a_1' および a_3' および a_4' とする。

【0150】

図11における走査線41aおよび41cの2本の走査線に同時にアドレス信号が与えられ、画素48a, 48b, 48c, 48dからなるブロックを含む4行が選択されているとき、信号線42G1に a_1' の電圧を供給し、対向信号共通線44G1a, 44G1b, 44G1c, 44G1dには、それぞれ $-a_0$, $-a_0$, $-a_0$, $-a_0$ の電圧を供給すると、画素48a, 48b, 48c, 48dの液晶に印加される電圧は、全て $a_0 + a_1'$ となって、この4つの画素からなるブロックは、図12(e)に示すような特定パターンを形成する。

【0151】

同様に、走査線41aおよび41cによって選択されている全てのブロックは、図12(e)ないし(h)に示すような特定パターンのいずれかを形成する。

【0152】

同様にして、全走査線の走査が終了し、再び走査線41aおよび41cにアドレス信号が与えられたとき、同様に適切に電圧を供給することによって、画素4

8 a, 4 8 b, 4 8 c, 4 8 d の液晶に印加される電圧は、それぞれ $a_0 + a_3$, $a_0 + a_3'$, $a_0 - a_3'$, $a_0 - a_3'$ となって、この4つの画素からなるブロックは、図 1 2 (g) に示すような特定パターンを形成する。

【 0 1 5 3 】

同様にして、全走査線の走査が終了し、再び走査線 4 1 a および 4 1 c にアドレス信号が与えられたとき、図 1 2 (h) に示すような特定パターンを形成する。

【 0 1 5 4 】

このように、「特定パターン表示法」に従い、各ブロックに特定パターンを形成する電圧を与え、これをフィールドシーケンシャル駆動方式と組み合わせると、電圧の実効値は、「目標電圧」に近く、画像発生装置が発生させた画像とほぼ同様の画像を表示できた。

【 0 1 5 5 】

このとき、4つの画素に対して、3つの特定パターンを加え合わせることで表示したので、数式 1 と数式 3 との比較から分かるように、図 3 に示す線順次走査駆動法の場合に比べ、信号クロック周波数を $3/4$ に減少させることができた。

【 0 1 5 6 】

同時に、4行毎に走査したのに対し、3つのサブフレームによって表示したので、数式 2 と数式 4 との比較から分かるように、データ信号書き込み時間を $4/3$ 倍に増大させることができた。

【 0 1 5 7 】

このように、ブロックの行方向の画素数を列方向の画素数より多くすることによって、ブロックの行方向の画素数と列方向の画素数とが等しい場合に比べ、信号クロック周波数の減少率 $(N_p / (n_l \times n_r))$ が同じ場合においても、データ信号書き込み時間の増大の効果を得やすくなる。

【 0 1 5 8 】

特に、本実施形態 5 のようにブロックの列方向の画素数が 1 個の場合は、 $n_l \times n_r = n_l$ となるため、加え合わせる特定パターン数 N_p がブロックを形成する画素数より小さければ、数式 2 および数式 4 から分かるように、信号クロック

周波数の減少の効果と、データ信号書き込み時間の増大の効果とが同時に得られる。

【 0 1 5 9 】

なお、図 1 1 に示した液晶パネル 3 6 においては、例えば、画素 4 8 a と 4 8 b のように、共通の走査線および信号線に接続されている画素には、同一の信号電圧を印加することになるが、対向信号電圧は、それぞれ独立に供給できる。

【 0 1 6 0 】

そのため、本実施形態 5 では、 4×1 の画素を 1 つのブロックとして扱ったが、 2×1 のブロック、 2×2 のブロック、 4×4 のブロックなども可能である。

【 0 1 6 1 】

例えば、 2×2 のブロックの場合、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h を 1 つのブロックとして扱い、走査線 4 1 a にアドレス信号が与えられ、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h からなるブロックを含む 2 行が選択されているとき、信号線 4 2 R 1, 4 2 R 2 にそれぞれ a_2 , $-a_2$ の電圧を供給し、対向信号共通線 4 4 R 1 a, 4 4 R 1 b, 4 4 R 2 a, 4 4 R 2 b に $-a_0$ の電圧を供給すると、画素 4 8 e, 4 8 f, 4 8 g, 4 8 h の液晶に印加される電圧は、それぞれ $a_0 + a_2$, $a_0 - a_2$, $a_0 + a_2$, $a_0 - a_2$ となって、この 4 つの画素からなるブロックは、図 4 (f) に示すような特定パターンを形成する。

【 0 1 6 2 】

このように 2×2 からなる画素を 1 つのブロックとして扱った場合にも特定パターンを表示でき、画像を表示できる。

【 0 1 6 3 】

これにより、 2×2 のブロックと 4×1 のブロックというように、ブロックを形成する画素数が同じ場合には、そのブロックをリアルタイムに変更できる。すなわち、画像によって、 2×2 のブロックとして扱うのか、 4×1 のブロックとして扱うのかを切り換えることができる。

【 0 1 6 4 】

通常、 4×1 のブロックの場合は、 2×2 のブロックの場合に比べて、画質の劣化は大きいですが、データ信号書き込み時間は増大できる。

【 0 1 6 5 】

そのため、画質を優先するときは、 2×2 のブロックで扱えば良い。

【 0 1 6 6 】

また、通常 2×2 のブロックで処理している場合、その 2×2 のブロック内の画素に全て同じ信号を与え、その 2×2 のブロックを1つの画素とみなして処理する場合には、 4×4 のブロックでの処理に切り換えることが可能である。

【 0 1 6 7 】

なぜなら、 4×4 のブロック内に含まれる 2×2 のブロックには、同一の信号を送るため、実質的には 2×2 のブロックの処理と等価なためである。

【 0 1 6 8 】

これにより、通常は、 2×2 のブロックで処理し、全画面で動画を表示する場合のように解像度が低い画像を表示する場合には、上記のようにして 4×4 のブロックで処理することにより、効率良く対応できる。

【 0 1 6 9 】

【実施形態6】

図13は、本発明による表示装置の実施形態6の構成を示す図である。本発明による実施形態6は、図6における液晶パネル36を、図13に示される液晶パネルとした以外は、実施形態1と同じである。また、本実施形態6の画素部分の断面図は、図7に示すように、実施形態1と同じであるため説明を省略する。ただし、ポリシリコンを用いてTFTを作製した。したがって、液晶パネル36の構成と信号書き込みのタイミングについて説明する。

【 0 1 7 0 】

ブロック511は、同一のアナログ信号走査線502およびアナログ信号線503に接続された n_1 個の画素510からなる。画素510は、デジタル信号走査線500およびデジタル信号線501に接続された第1トランジスタ504と、第1容量素子507と、アナログ信号走査線502に接続された第2トランジスタ505と、アナログ信号線503に接続された第3トランジスタ506と、第2容量素子508と、液晶509と、第4トランジスタ512とからなる。

【 0 1 7 1 】

第1トランジスタ、第2トランジスタ、第3トランジスタは、nチャネル型のMOSトランジスタであり、第4トランジスタは、pチャネル型のMOSトランジスタである。

【0172】

第1容量素子507および第2容量素子508は、図示しない共通配線との間に形成されている。

【0173】

第1トランジスタ504は、デジタル信号走査線500により選択され、デジタル信号線501の信号をサンプルし、第1容量素子507にホールドする。デジタル信号線501の信号は、基本的に2値であり、一方は、第2トランジスタ505のしきい電圧より低く、他方は、そのしきい値よりも高い。

【0174】

第1トランジスタ504および第1容量素子507は、1ビットメモリとして動作し、第2トランジスタ505および第4トランジスタ512の動作を制御する。

【0175】

第2トランジスタ505は、第1容量素子507の電圧に応じて、オンオフ制御される。第2トランジスタ505は、オン動作時には、アナログ信号走査線502における選択パルスによって、第3トランジスタ506の動作を制御する。

【0176】

第3トランジスタ506は、アナログ信号走査線502により、第2トランジスタ505を介して選択され、アナログ信号線503の信号をサンプルし、第2容量素子508にホールドし、液晶509に電圧を印加する。

【0177】

第4トランジスタは、第1トランジスタと相補的に動作し、動作時に、第2容量素子508および液晶509に書き込まれた電荷を放出する。

【0178】

予めデジタル信号走査線500およびデジタル信号線501により1ビットデータを各画素の第1容量素子507に書き込んだ後、アナログ信号走査線502

およびアナログ信号線 5 0 3 により、液晶 5 0 9 に電圧を印加する。

【 0 1 7 9 】

ブロック 5 1 1 内の各画素の液晶 5 0 9 は、1 ビットデータに応じてアナログ信号線 5 0 3 の信号ないし、共通配線の電圧が印加される。

【 0 1 8 0 】

次に、信号書き込みのタイミングについて説明する。

1 ビットデータのマッピングと液晶 5 0 9 に印加するアナログ信号の書き込みのタイミングは、以下のようないくつかのタイミングがある。

【 0 1 8 1 】

1) 画面全体に 1 ビットデータをマッピングした後、ライン毎にブロックを選択して同一の信号をブロック内の各画素に印加する。

【 0 1 8 2 】

2) i (i は自然数) 番目のブロック内の各画素に 1 ビットデータをマッピングした後、同じく i 番目のブロック内の各画素に同一の信号を印加する。

【 0 1 8 3 】

3) i 番目から j 番目までのブロックの各画素に 1 ビットデータをマッピングした後、同じく i 番目から j (j は i より大きい自然数) 番目までのブロックにおいてライン毎にブロックを選択して同一の信号をブロック内の各画素に印加する。

【 0 1 8 4 】

4) 1 ビットデータのマッピングとアナログ信号の書き込みは、別々のアナログ信号走査線の接続されたブロックにおいては、同時に実行する。
これによりデータ信号書き込み時間を長くでき、高精細化を容易にする効果がある。

【 0 1 8 5 】

以上のように、1 ビットのデジタルデータを各画素にマッピングした後に、ブロックにおいて“1”の状態にある画素全てに同一のにアナログ信号を印加する構成とすると、任意のサイズのブロックを形成できる。

【 0 1 8 6 】

この方式により、実施形態 5 のようにブロックの行方向の画素数を列方向の画

素数より多くでき、信号クロック周波数を低下させる効果とデータ信号書き込み時間を増大する効果とが得られる。

【0187】

【実施形態7】

図14は、本発明による表示装置の実施形態7すなわち投射型ディスプレイの構成を示す図である。本発明による実施形態7は、図6における表示モジュール31として、図14に示される投射型ディスプレイとした以外は、実施形態1と同じである。したがって、投射型ディスプレイについて説明する。

【0188】

図14に示すように、投射型ディスプレイは、パターン書き込みCRT401と、書き込み光学系402と、パターン表示素子410と、投影光源406と、投影光学系407と、偏光ビームスプリッタ408と、スクリーン409とからなる。

【0189】

パターン表示素子410は、透明電極(図示せず)が形成された2枚のガラス基板411と、透明電極上に形成された光導電層403と、光導電層403上に形成された誘電体ミラー層404と、2枚のガラス基板411に挟まれた液晶層405とからなる。

【0190】

パターン書き込みCRT401上には、1フレームから分けられたサブフレーム毎に、図4(e)ないし(h)に示すような特定パターンが順次表示される。

【0191】

この特定パターンは、書き込み光学系402を経て光導電層403に転写される。光導電層403では、転写された特定パターンの光強度にしたがって電気伝導率の平面分布が生じる。その電気伝導率の値に応じて液晶層405に印加される電圧が制御される。

【0192】

一方、投影光源406の光は、偏光ビームスプリッタ408を経て液晶層405を透過し、誘電体ミラー層404で反射され、再び液晶層405を透過するた

め、この光は、液晶層 4 0 5 によって制御される。

【 0 1 9 3 】

その結果、誘電体ミラー層 4 0 4 で反射された反射光は、特定パターンの光強度に応じて制御される。

【 0 1 9 4 】

続いて、この反射光は、ビームスプリッタ 4 0 8 を通過し、投影光学系 4 0 7 によってスクリーン 4 0 9 に投影される。

【 0 1 9 5 】

この系において、液晶層 4 0 5 に印加される電圧は、複数の特定パターンが順次に転写されることによって生じた実効値である。そのため、スクリーン 4 0 9 上に結ばれる像は、これまでの実施形態と同様に所望の映像となる。

【 0 1 9 6 】

本実施形態 7 によれば、パターン書き込み C R T 4 0 1 が表示する画像は、特定パターンに限られており、簡便な C R T を利用できる。

【 0 1 9 7 】

また、パターン書き込みを液晶モジュールで実行するのではなく、高速駆動 C R T で実行するため、画質を向上するために加え合わせる特定パターン数を増大することが可能である。

【 0 1 9 8 】

なお、投射パターン表示源としては、パターン書き込み C R T 4 0 1 に限らず、シリコン基板またはガラス基板上に形成された通常のアクティブマトリクス液晶表示装置を用いたとしても、本発明による表示原理を適用できることは、いうまでもない。

【 0 1 9 9 】

【実施形態 8】

図 1 5 は、本発明による表示装置の実施形態 8 の構成を示す図である。本実施形態 8 の表示装置は、表示パネル 3 6 として液晶パネルを用いた液晶表示装置である。

【 0 2 0 0 】

本実施形態 8 の液晶表示装置は、図 1 5 に示すように、画素 4 8 がマトリクス状に配列した液晶パネル 3 6 と信号ドライバ 3 7 と走査ドライバ 3 8 と共通電極ドライバ 3 9 とを備え、複数画素を 1 ブロック単位とし、ブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターンを 1 ないし複数個加え合わせて画像を表示する表示モジュール 3 1 と、表示モジュール 3 1 を制御する表示制御装置 3 2 と、ブロック毎に画像信号から空間周波数の異なる特定パターンを重み付けして発生させる演算回路 3 3 と、画像信号を発生する画像発生装置 3 4 とを備えている。

【 0 2 0 1 】

信号ドライバ 3 7 には、信号線 2 1 3 が接続され、走査ドライバ 3 8 には、第 1 走査線 2 1 1 および第 2 走査線 2 1 2 が接続され、共通電極ドライバ 3 9 には、共通電極線 2 1 4 が接続されている。

【 0 2 0 2 】

画素 4 8 には、加減算器 2 2 0 と容量素子 2 0 8 と液晶 2 0 7 に電圧を印加するための信号電極(図示せず)および共通電極(図示せず)とが備えられており、信号電極は、加減算器 2 2 0 を介して信号線 2 1 3 に接続され、共通電極は、共通電極線 2 1 4 に接続されている。

【 0 2 0 3 】

また、列方向に順に、R 画素と G 画素と B 画素とが並んでいる。

【 0 2 0 4 】

本実施形態 8 の画素部分の断面図は、図 7 に示すように、実施形態 1 に同じであるため説明を省略する。

【 0 2 0 5 】

図 1 6 は、図 1 5 の加減算器 2 2 0 の構成および動作を説明する図である。加減算器 2 2 0 には、第 1 T F T 2 0 1 と第 2 T F T 2 0 2 と第 3 T F T 2 0 4 と第 4 T F T 2 0 5 と第 5 T F T 2 0 6 と容量素子 2 0 3 a, 2 0 3 b, 2 0 3 c, 2 0 3 d とが備えられている。容量素子 2 0 3 a, 2 0 3 b, 2 0 3 c, 2 0 3 d の電荷容量は、全て等しく、 C_{sig} である。

【 0 2 0 6 】

容量素子203a, 203b, 203c, 203dは、第1TFT201を介して、それぞれ信号線213a, 213b, 213c, 213dに接続され、また第2TFT202および第3TFT204を介して共通線214に接続され、また第5TFT206を介して液晶207および容量素子208に接続される。

【0207】

図16(b)における t_1 のとき、第2走査線212にアドレス信号が与えられ、第1TFT201および第3TFT204および第4TFT205が選択されると、信号線213a, 213b, 213c, 213dに与えられた電圧が、それぞれ容量素子203a, 203b, 203c, 203dに保持される。

【0208】

同時に、容量素子208および液晶207に蓄えられていた電荷がリセットされる。

【0209】

ここで、信号線213a, 213b, 213c, 213dに与える電圧を、それぞれ V_a' , V_b' , V_c' , V_d' とすると、容量素子203a, 203b, 203c, 203dに蓄えられる電荷は、全体で $C_{sig}(V_a' + V_b' + V_c' + V_d')$ となる。

【0210】

続いて、図16(b)における t_2 のとき第1TFT201および第3TFT204および第4TFT205がオフし、 t_3 のとき第1走査線211にアドレス信号が与えられ、第2TFT202および第5TFT206が選択されると、容量素子203a, 203b, 203c, 203dに蓄えられていた電荷 $C_{sig}(V_a' + V_b' + V_c' + V_d')$ が、容量素子203a, 203b, 203c, 203d, 208および液晶207に再分配される。

【0211】

ここで、液晶207の電荷容量を C_{lc} 、容量素子208の電荷容量を C_{stg} とすると、液晶207に印加される電圧 V_{lc} は、数式10のようになる。

【0212】

【数 10】

$$V_{lc} = \frac{C_{sig}}{4C_{sig} + C_{stg} + C_{lc}} (V_a' + V_b' + V_c' + V_d')$$

以上のように、液晶 207 には、信号線 213a, 213b, 213c, 213d に与えられた電圧の和に比例した電圧が印加される。

【0213】

次に、図 15 の演算回路 33 において、空間周波数の異なる特定パターンに重み付けを実行する方法について説明する。

【0214】

本実施形態 8 では、画素内の加減算器を利用して、空間周波数の異なる特定パターンを加え合わせるため、演算回路 33 では、数式 5 による「擬似直交変換法」ではなく、一般的な直交変換であるアダマール変換を利用する。

【0215】

ここでは、図 15 の画素 48a, 48b, 48c, 48d からなる、行方向に 2 個、列方向に 2 個の 2×2 のブロックを例にとって説明する。

【0216】

はじめに、画像発生装置から送られてきた画素 48a, 48b, 48c, 48d の階調信号 x_a, x_b, x_c, x_d より、液晶の透過率—電圧特性に基づいて、液晶に印加すべき「目標電圧」 V_a, V_b, V_c, V_d を図 5 に示すように決定する。

【0217】

このとき、「擬似直交変換法」では、数式 9 を満たす必要があったが、本実施形態 8 では、その必要がない。そのため、液晶の透過率—電圧特性には、図 5 に示すような急峻な特性は、要求されない。

【0218】

次に、「目標電圧」 V_a, V_b, V_c, V_d に数式 11 に示すアダマール変換を施して、特定パターンの重み a_j ($j = 1, 2, 3, 4$) を求める。

【0219】

【数11】

$$\begin{cases} a_1 = C_0(V_a + V_b + V_c + V_d) \\ a_2 = C_0(V_a - V_b + V_c - V_d) \\ a_3 = C_0(V_a + V_b - V_c - V_d) \\ a_4 = C_0(V_a - V_b - V_c + V_d) \end{cases}$$

【0220】

【数12】

$$C_0 = \frac{4C_{sig} + C_{stg} + C_{lc}}{4C_{sig}}$$

ここで、係数 C_0 は、通常のアダマール変換と異なるが、これは、数式10に示すように、逆変換が通常のアダマール変換と異なるためである。

【0221】

図17は、得られた重み a_j と特定パターンとの関係を示す図である。
重み a_1 に対応する特定パターンは、図17(a)に示すように、画素14a, 14b, 14c, 14dにそれぞれ信号 a_1, a_1, a_1, a_1 を与えることで形成する。

【0222】

重み a_2 に対応する特定パターンは、図17(b)に示すように、画素14a, 14b, 14c, 14dにそれぞれ信号 $a_2, -a_2, a_2, -a_2$ を与えることで形成する。

【0223】

重み a_3 に対応する特定パターンは、図17(c)に示すように、画素14a,

14b, 14c, 14dにそれぞれ信号 a_3 , a_3 , $-a_3$, $-a_3$ を与えることで形成する。

【0224】

重み a_4 に対応する特定パターンは、図17(d)に示すように、画素14a, 14b, 14c, 14dにそれぞれ信号 a_4 , $-a_4$, $-a_4$, a_4 を与えることで形成する。

【0225】

ここで、正の信号が与えられた画素を白色、負の信号が与えられた画素を灰色として識別すると、図17(a)ないし(d)が示すように、空間周波数の異なる特定パターンが形成されていることが分かる。

【0226】

このような特定パターンを、以下に説明するように画素内で加え合わせることで、原画像を再現できる。

【0227】

図15の画素48a, 48b, 48c, 48dに注目する。画素48a, 48bが接続された第2走査線212が選択されるときに、信号線213a, 213eにそれぞれ電圧 a_1 , a_1 を与え、信号線213b, 213fにそれぞれ電圧 a_2 , $-a_2$ を与え、信号線213c, 213gにそれぞれ電圧 a_3 , a_3 を与え、信号線213d, 213hにそれぞれ電圧 a_4 , $-a_4$ を与える。

【0228】

続いて、第2走査線212がオフされ、第1走査線211が選択されると、画素48a, 48bの液晶207には、数式10に従った電圧が印加される。すなわち、画素48a, 48bの液晶に印加される電圧 V_{1ca} , V_{1cb} は、数式13のようになり、「目標電圧」が印加される。

【0229】

【数 13】

$$\begin{cases} V_{lc_a} = \frac{1}{4C_0}(a_1 + a_2 + a_3 + a_4) = \frac{1}{4C_0}4C_0V_a = V_a \\ V_{lc_b} = \frac{1}{4C_0}(a_1 - a_2 + a_3 - a_4) = \frac{1}{4C_0}4C_0V_b = V_b \end{cases}$$

このことは、図17に示した特定パターンのうち、画素14a, 14bからなる特定パターンの加え合わせが終了したことに相当する。

【0230】

次に、画素48c, 48dが接続された第2走査線212が選択されるときに、信号線213a, 213eにそれぞれ電圧 a_1 , a_1 を与え、信号線213b, 213fにそれぞれ電圧 a_2 , $-a_2$ を与え、信号線213c, 213gにそれぞれ電圧 $-a_3$, $-a_3$ を与え、信号線213d, 213hにそれぞれ電圧 $-a_4$, a_4 を与える。

【0231】

続いて、第2走査線212がオフされ、第1走査線211が選択されると、画素48c, 48dの液晶207には、数式10に従った電圧が印加される。すなわち、画素48c, 48dの液晶に印加される電圧 V_{lc_c} , V_{lc_d} は、数式14のようになり、「目標電圧」が印加される。

【0232】

【数 14】

$$\begin{cases} V_{lc_c} = \frac{1}{4C_0}(a_1 + a_2 - a_3 - a_4) = \frac{1}{4C_0}4C_0V_c = V_c \\ V_{lc_d} = \frac{1}{4C_0}(a_1 - a_2 - a_3 + a_4) = \frac{1}{4C_0}4C_0V_d = V_d \end{cases}$$

このことは、図17に示した特定パターンのうち、画素14c, 14dからな

る特定パターンの加え合わせが終了したことに相当する。

【0 2 3 3】

このように、2 行の走査が終了した時点で、 2×2 のブロックにおける特定パターンの加え合わせが終了する。

【0 2 3 4】

同様にして、全ての行が走査されると、全てのブロックにおいて走査が終了し、画像が再現される。

【0 2 3 5】

このように、本実施形態 8 では、「擬似直交変換表示法」と異なり、1 つのフレームをサブフレームに分けることなく、全ての行の走査を一度事項すると、加え合わせが終了する。

【0 2 3 6】

本実施形態 8 によれば、次のような効果が得られる。全ての行の走査を一度実行して画像を表示するため、信号データ書き込み時間がブロックのサイズなどに影響を受けることなく一定である。

【0 2 3 7】

また、数式 1 1 によって重み付けされた特定パターンのうち、その一部のみを加え合わせて表示できるため、「擬似直交変換表示法」と同様の原理で、信号クロック周波数を低下できる。

【0 2 3 8】

さらに、一般的なアダマール変換を使用しているため、演算回路 3 3 の負担が少なく、かつ高速演算が可能である。

【0 2 3 9】

なお、図 1 6 (a) における、第 1 T F T 2 0 1 および第 2 T F T 2 0 2 および容量素子 2 0 3 a, 2 0 3 b, 2 0 3 c, 2 0 3 d は、加え合わせる特定パターン数 Np 個だけ用意すればいいことは、いうまでもない。

【0 2 4 0】

【実施形態 9】

図 1 8 は、本発明による表示装置の実施形態 9 の構成を示す図である。本発明

による実施形態 9 は、図 1 8 に示すように、図 8 における演算回路 3 3 が表示制御装置 3 2 に含まれるのではなく、画像発生装置 3 4 に含まれること以外は、実施形態 2 に同じである。

【 0 2 4 1 】

本実施形態 9 によれば、表示制御装置 3 2 から表示モジュール 3 1 に送られる信号量の削減のみならず、画像発生装置 3 4 から表示制御装置 3 2 への信号量も軽減でき、表示装置の高精細化が容易になる。

【 0 2 4 2 】

【実施形態 1 0】

図 1 9 は、本発明による表示装置の実施形態 1 0 の構成を示す図である。本発明による実施形態 1 0 は、図 1 9 に示すように、図 1 1 における演算回路 3 3 が表示制御装置 3 2 に含まれるのではなく、表示モジュール 3 1 に含まれること以外は、実施形態 5 に同じである。

【 0 2 4 3 】

本実施形態 1 0 によれば、画像発生装置 3 4 および表示制御装置 3 2 は、既存のものを利用できる上に、実施形態 5 と同様に、データ信号書き込み時間の増大の効果が得られる。

【 0 2 4 4 】

【発明の効果】

本発明によれば、表示装置において、空間周波数の異なる特定パターンを 1 ないし複数個加え合わせて画像を表示する表示モジュールを備えることにより、信号クロック周波数を低下させるとともに、信号書き込み時間を増大でき、開口率を上げて、超高精細表示かつ高速動画表示が可能な表示装置が得られる。

【図面の簡単な説明】

【図 1】

本発明による表示装置の全体構成を示すブロック図および動作原理を示す図である。

【図 2】

従来の表示装置の一般的構成を示す図である。

【図 3】

従来の表示装置の系統構成および表示パネル内の構成を示す図である。

【図 4】

本発明により画素上で特定パターンを表示する原理を説明する図である。

【図 5】

液晶に印加すべき電圧 V_a , V_b , V_c , V_d の決定の様子を示す図である。

【図 6】

本発明による表示装置の実施形態 1 の構成を示す図である。

【図 7】

本実施形態 1 の液晶パネルの構成を説明する画素部分の断面構造を示す図である。

【図 8】

本発明による表示装置の実施形態 2 の構成を示す図である。

【図 9】

本発明による表示装置の実施形態 3 の構成を示す図である。

【図 10】

本発明による表示装置の実施形態 4 の構成を示す図である。

【図 11】

本発明による表示装置の実施形態 5 の構成を示す図である。

【図 12】

4 × 1 のブロックにおいて特定パターンを表示する原理を説明する図である。

【図 13】

本発明による表示装置の実施形態 6 の構成を示す図である。

【図 14】

本発明による表示装置の実施形態 7 すなわち投射型ディスプレイの構成を示す図である。

【図 15】

本発明による表示装置の実施形態 8 の構成を示す図である。

【図 16】

図 1 5 の加減算器 2 2 0 の構成および動作を説明する図である

【図 1 7】

本発明で得られた重み a_j と特定パターンとの関係を示す図である。

【図 1 8】

本発明による表示装置の実施形態 9 の構成を示す図である。

【図 1 9】

本発明による表示装置の実施形態 1 0 の構成を示す図である。

【符号の説明】

1, 2 1, 3 1 表示モジュール

2, 2 2, 3 2 表示制御装置

3, 3 3 演算回路

4, 2 4, 3 4 画像発生装置

6 特定パターン

7, 8 画像

1 1 a, 1 1 b, 4 2, 4 2 R 1, 4 2 G 1, 4 2 B 1, 4 2 R 2, 4 2 G 2, 4 2 B 2
, 4 2 R 3, 4 2 G 3, 2 1 3, 2 1 3 a, 2 1 3 b, 2 1 3 c, 2 1 3 d, 2 1 3 e,
2 1 3 f, 2 1 3 g, 2 1 3 h 信号線

1 2 a, 1 2 b, 1 2 c, 1 2 d, 4 4 a, 4 4 b, 4 4 c, 4 4 d, 4 4 a R, 4 4 a
G, 4 4 a B, 4 4 b R, 4 4 b G, 4 4 b B, 4 4 c R, 4 4 c G, 4 4 c B, 4 4 d
R, 4 4 d G, 4 4 d B, 4 4' 対向信号線

1 3 画素電極

1 3 a, 6 8 信号電極

1 3 b, 6 9 対向信号電極

1 4 a, 1 4 b, 1 4 c, 1 4 d, 2 5, 4 8, 4 8 a, 4 8 b, 4 8 c, 4 8 d, 4 8 e
, 4 8 f, 4 8 g, 4 8 h, 5 1 0 画素

2 6, 3 6 表示パネル

3 5 対向信号ドライバ

3 7 信号ドライバ

3 8 走査ドライバ

3 9 共通電極ドライバ

4 1, 4 1 a, 4 1 b, 4 1 c, 4 1 d 走査線

4 3, 2 1 4 共通電極線

4 4 R 1, 4 4 G 1, 4 4 B 1, 4 4 R 2, 4 4 G 2, 4 4 B 2, 4 4 R 3, 4 4 G 3,
4 4 R 1 a, 4 4 R 1 b, 4 4 R 1 c, 4 4 R 1 d, 4 4 G 1 a, 4 4 G 1 b, 4 4 G
1 c, 4 4 G 1 d, 4 4 R 2 a, 4 4 R 2 b, 4 4 R 2 c, 4 4 R 2 d 対向信号共
通線

4 5, 2 0 3 a, 2 0 3 b, 2 0 3 c, 2 0 3 d, 2 0 8 容量素子

4 6, 7 0, 2 0 7, 5 0 9 液晶

4 7 薄膜トランジスタ(TFT)

6 1 偏光板

6 2, 6 7 基板

6 3, 6 4 絶縁膜

6 5 配向膜

6 6 カラーフィルタ

8 1 圧縮率調整装置

8 2 高圧縮演算回路

2 0 1 第1TFT

2 0 2 第2TFT

2 0 4 第3TFT

2 0 5 第4TFT

2 0 6 第5TFT

2 1 1 第1走査線

2 1 2 第2走査線

2 2 0 加減算器

4 0 1 パターン書き込みCRT

4 0 2 書き込み光学系

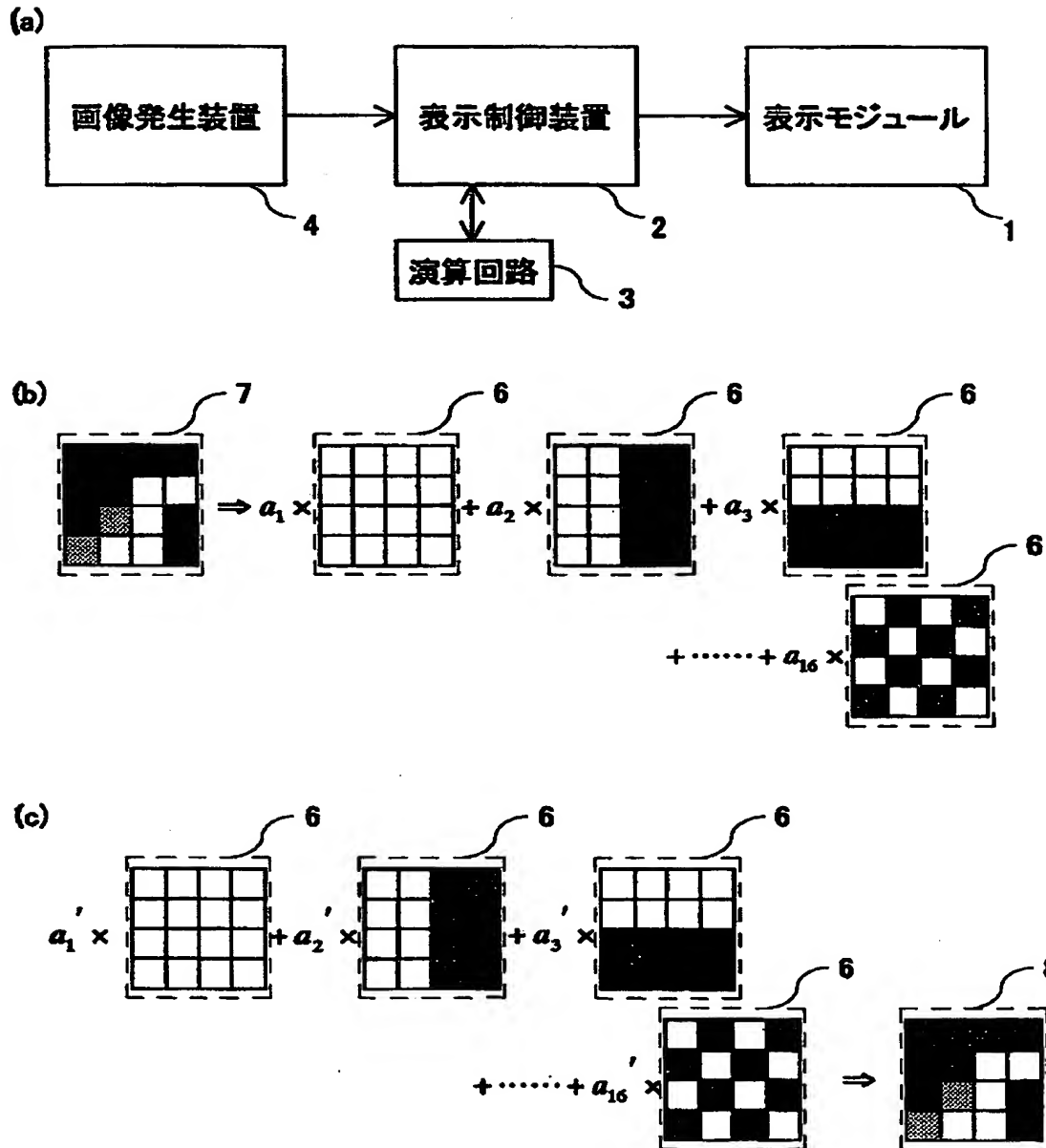
4 0 3 光導電層

4 0 4 誘電体ミラー層

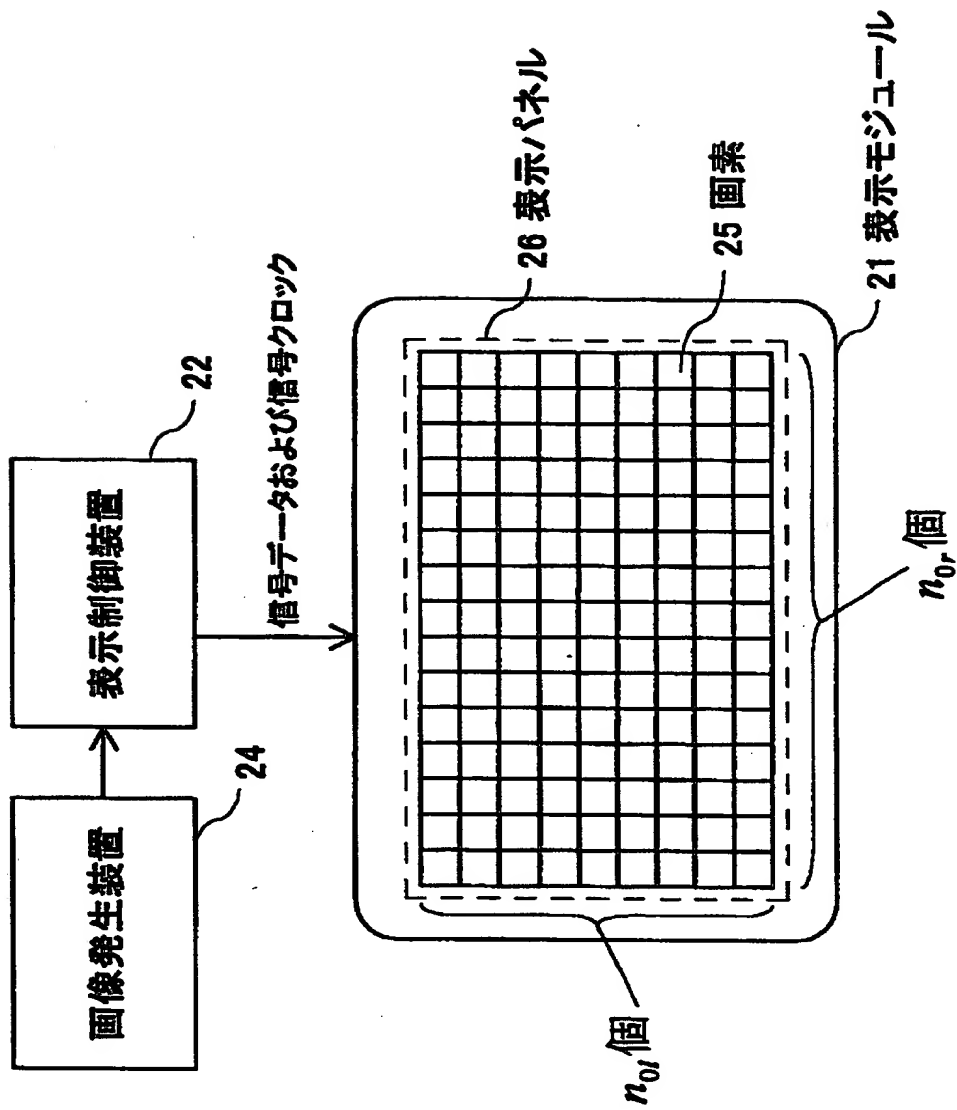
- 4 0 5 液晶層
- 4 0 6 投影光源
- 4 0 7 投影光学系
- 4 0 8 偏光ビームスプリッタ
- 4 0 9 スクリーン
- 4 1 0 パターン表示素子
- 4 1 1 ガラス基板
- 5 0 0 デジタル信号走査線
- 5 0 1 デジタル信号線
- 5 0 2 アナログ信号走査線
- 5 0 3 アナログ信号線
- 5 0 4 第1トランジスタ
- 5 0 5 第2トランジスタ
- 5 0 6 第3トランジスタ
- 5 0 7 第1容量素子
- 5 0 8 第2容量素子
- 5 1 1 ブロック
- 5 1 2 第4トランジスタ

【書類名】 図面

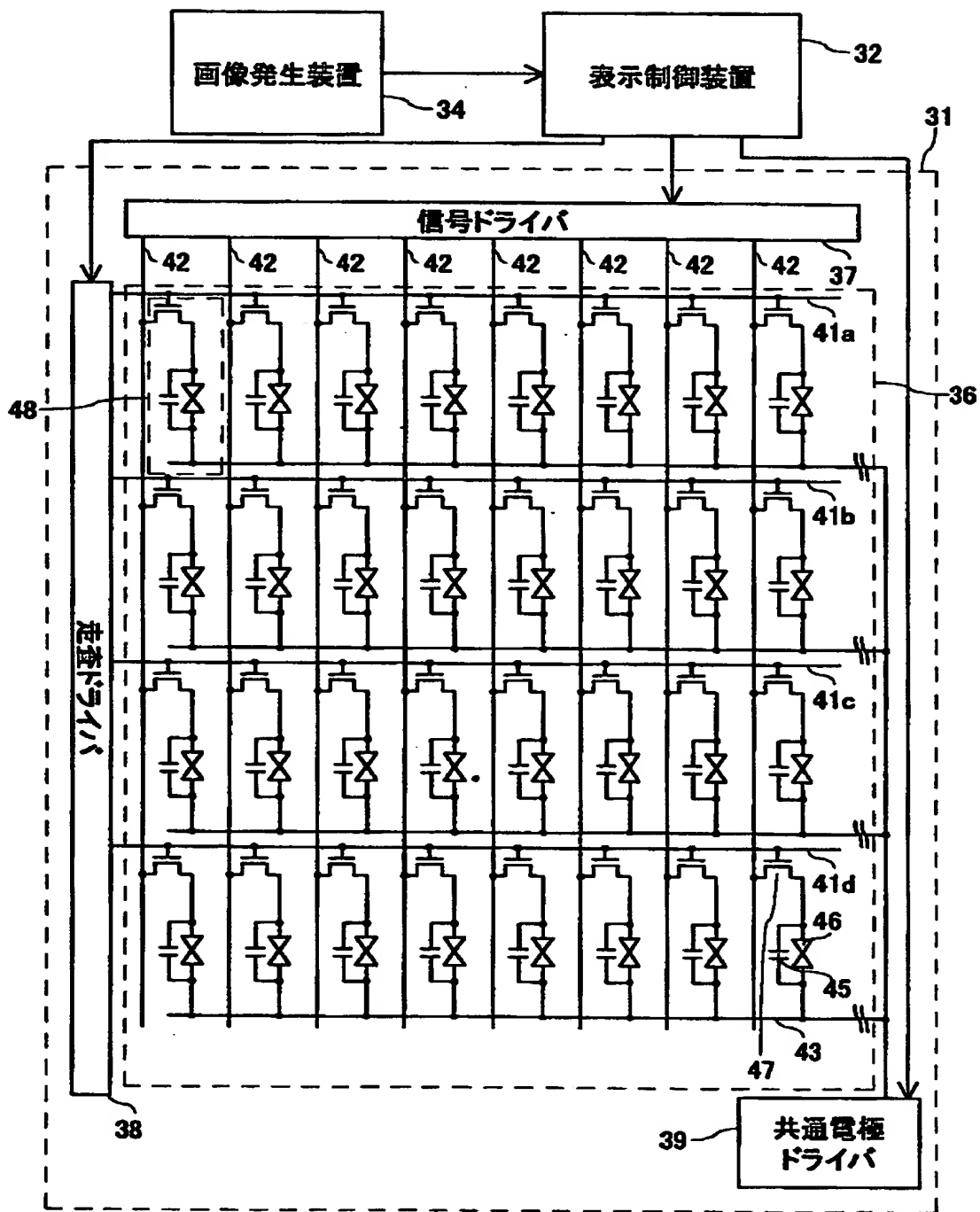
【図1】



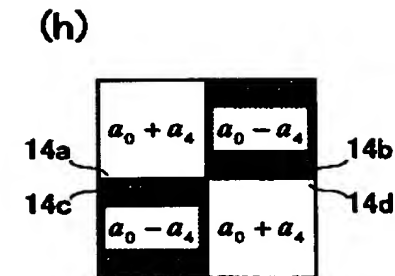
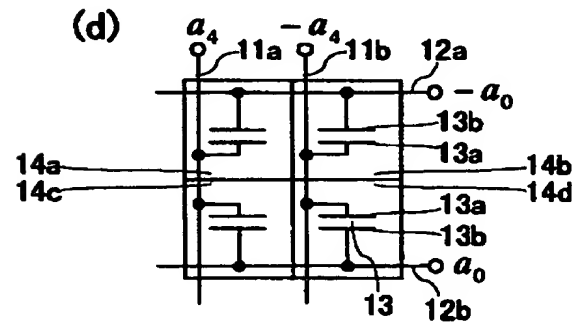
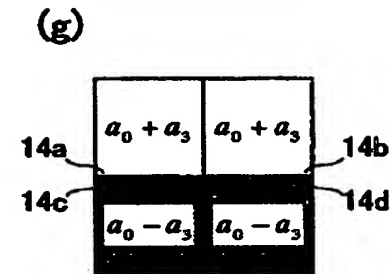
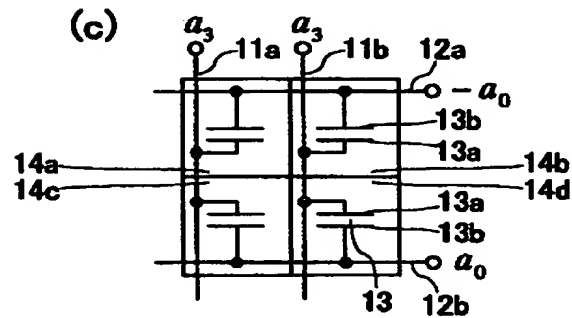
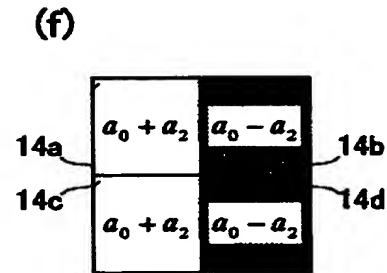
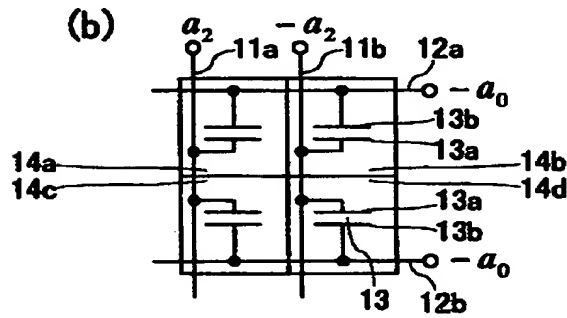
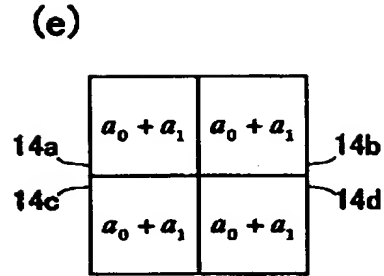
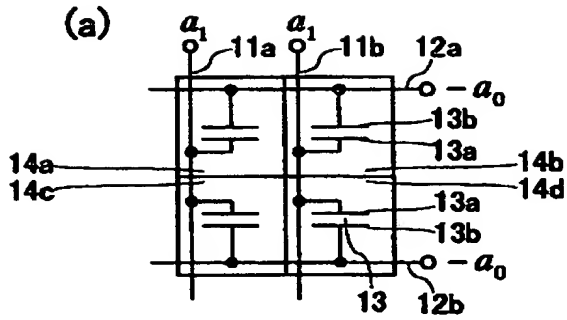
【図 2】



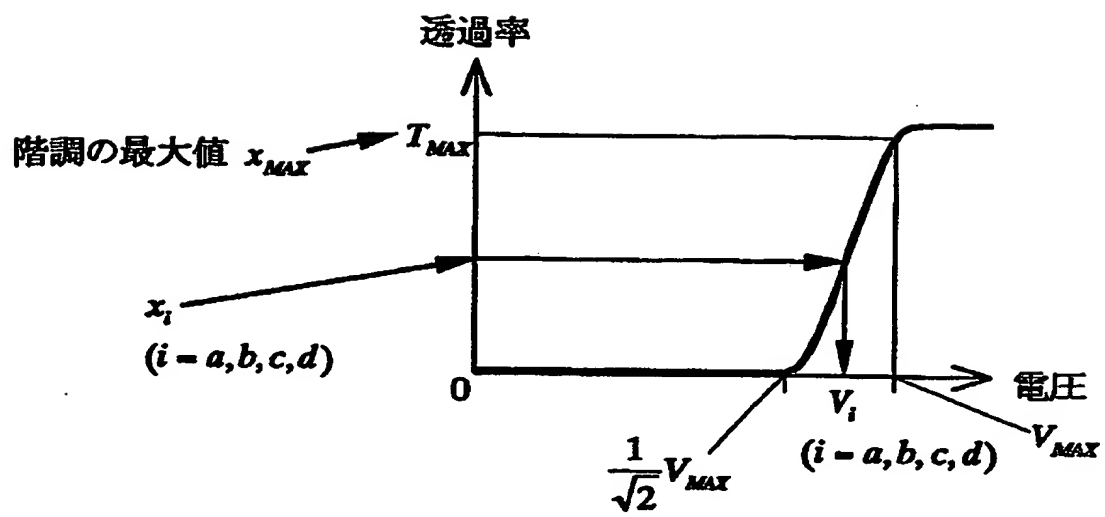
【図 3】



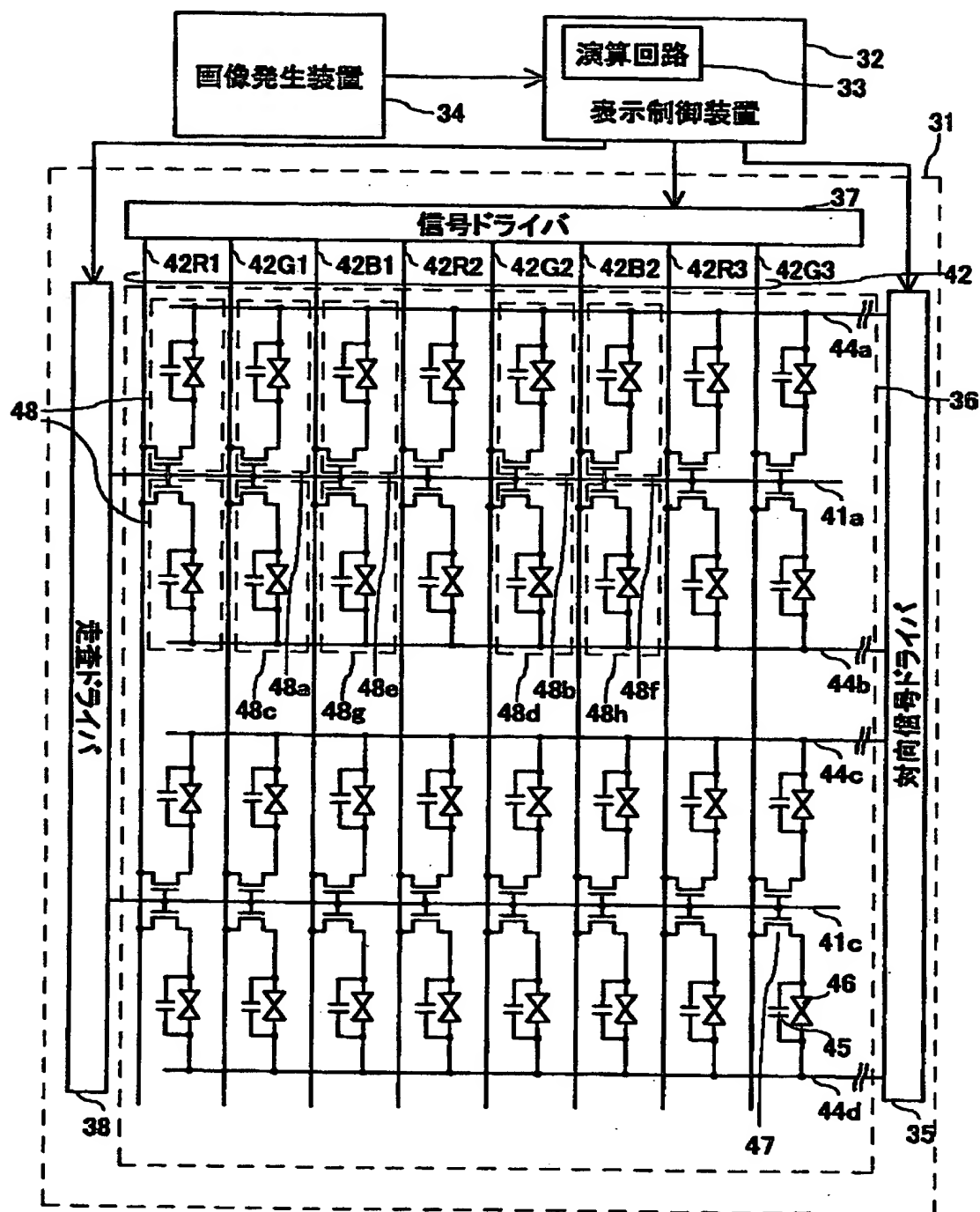
【図 4】



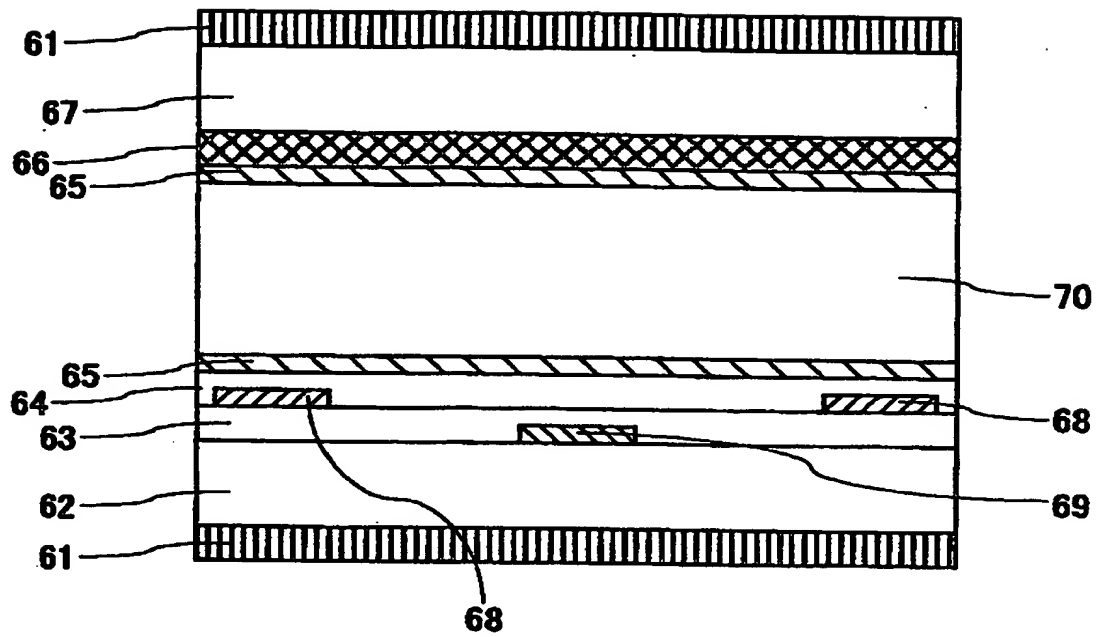
【図5】



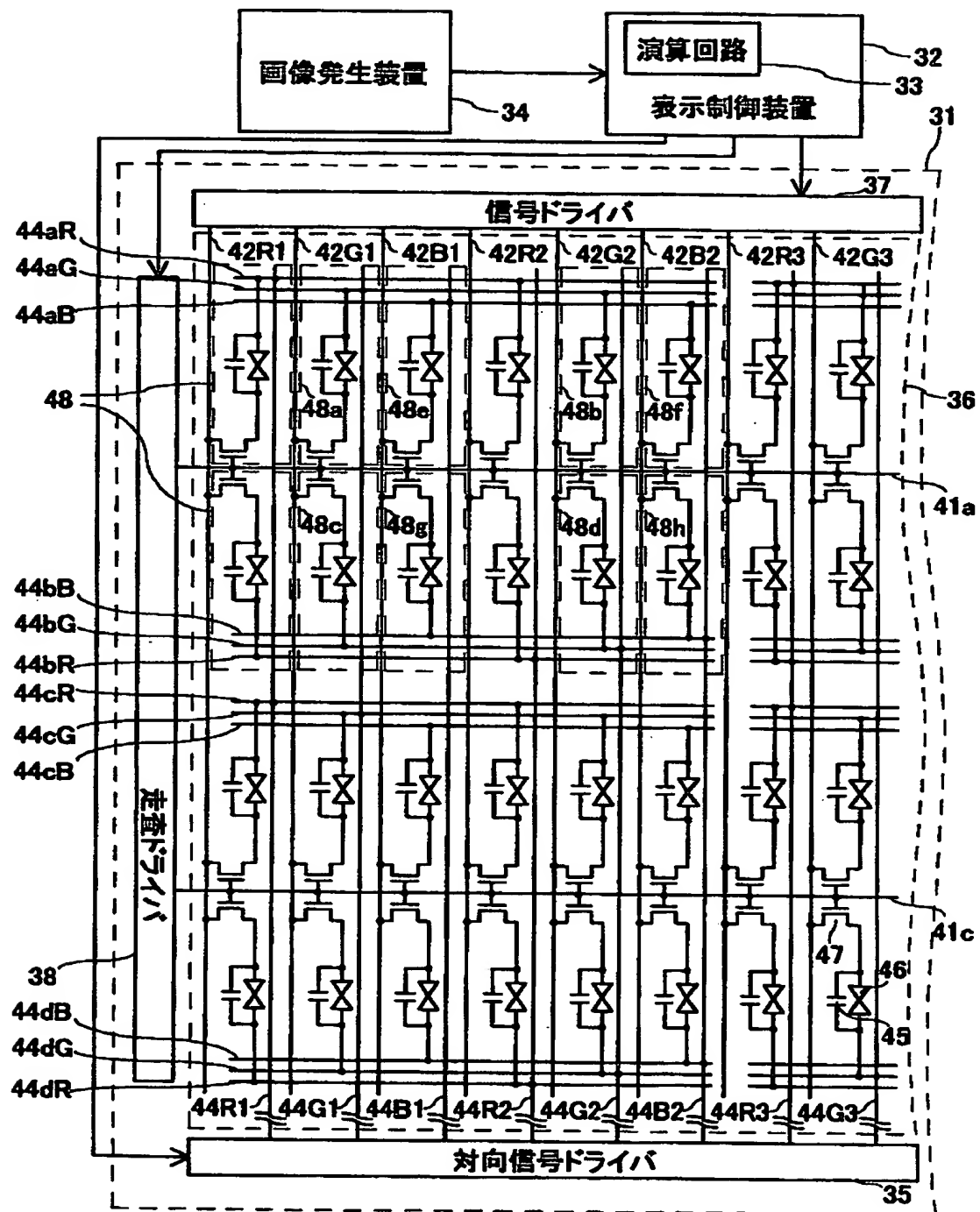
【図 6】



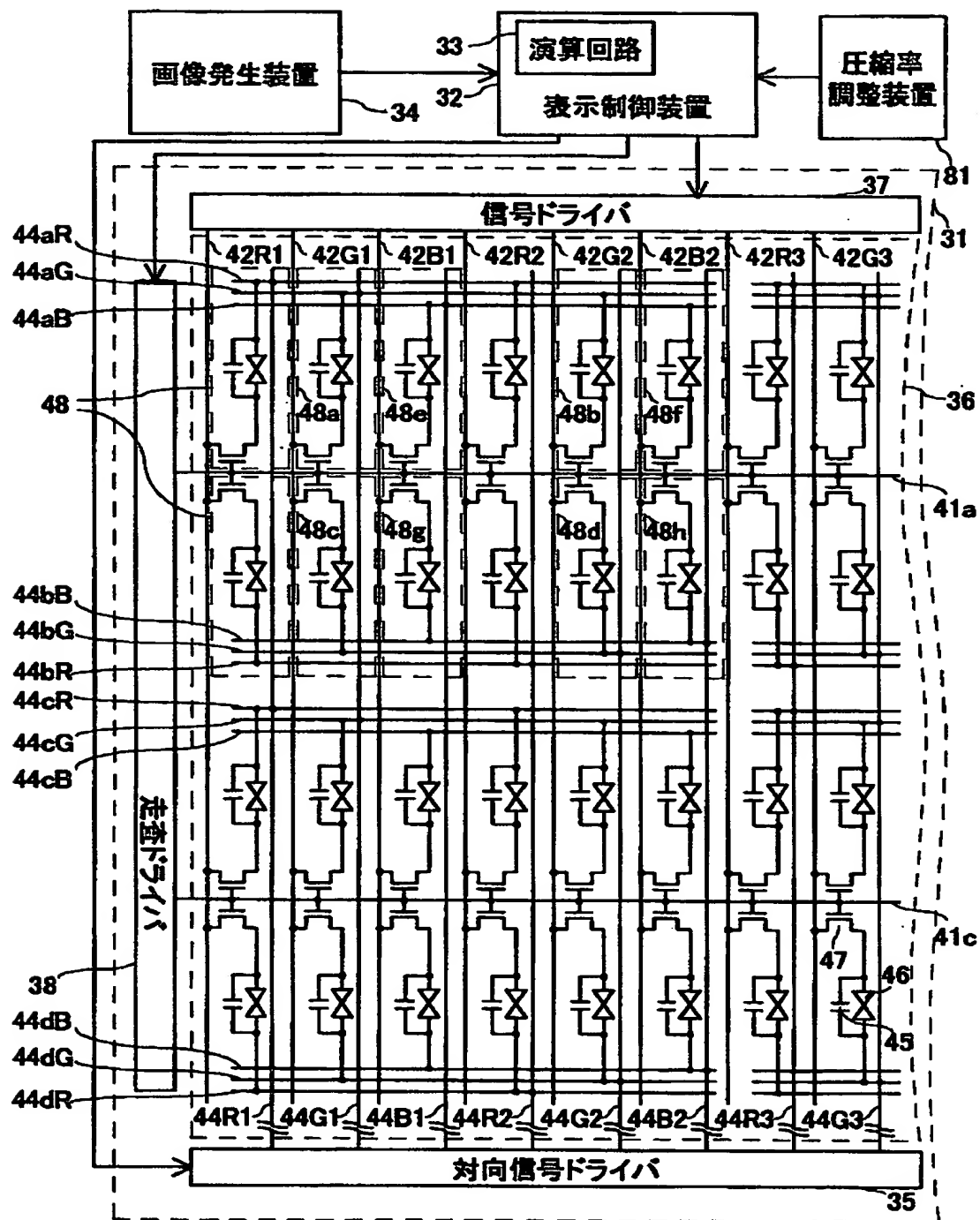
【図 7】



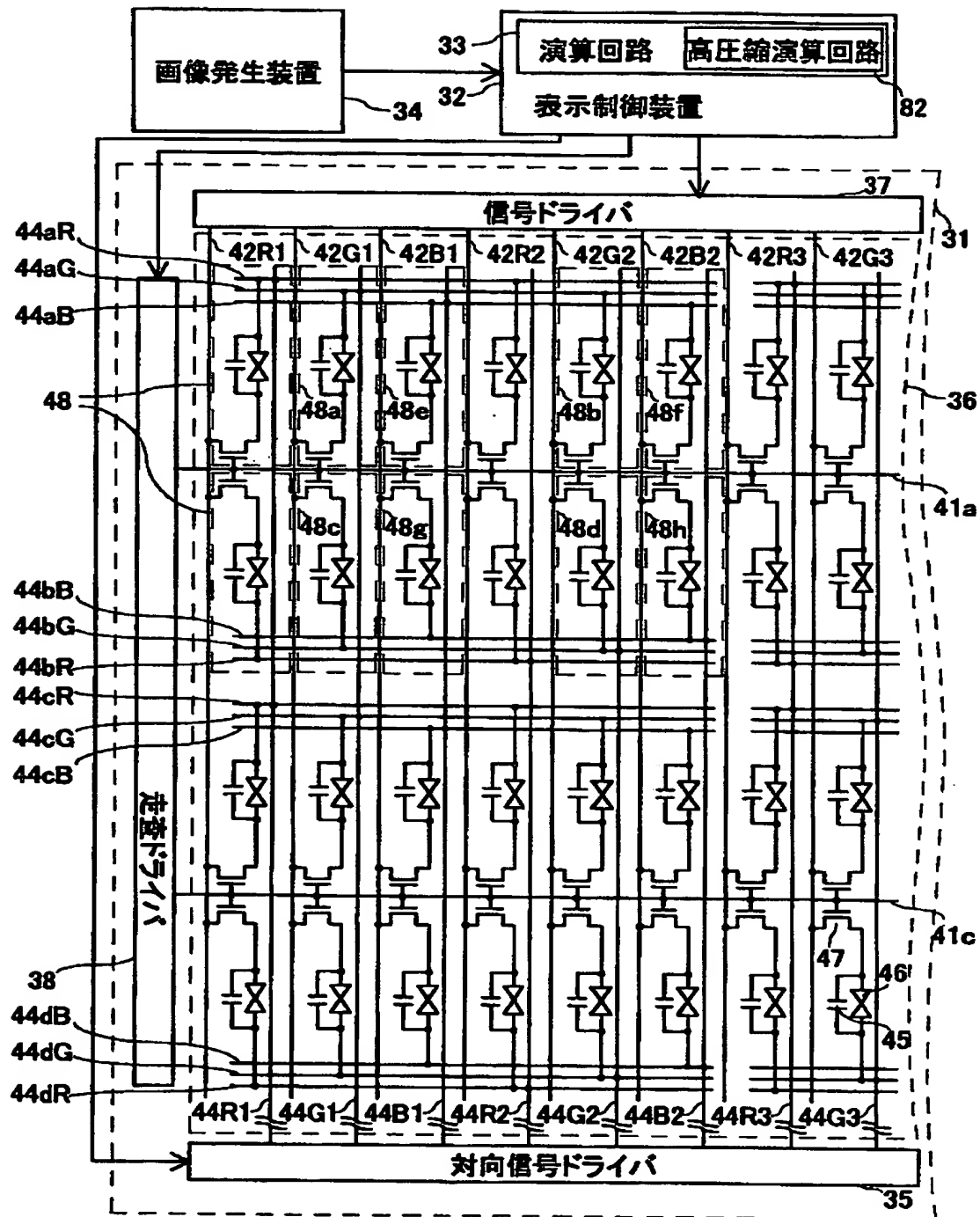
【図 8】



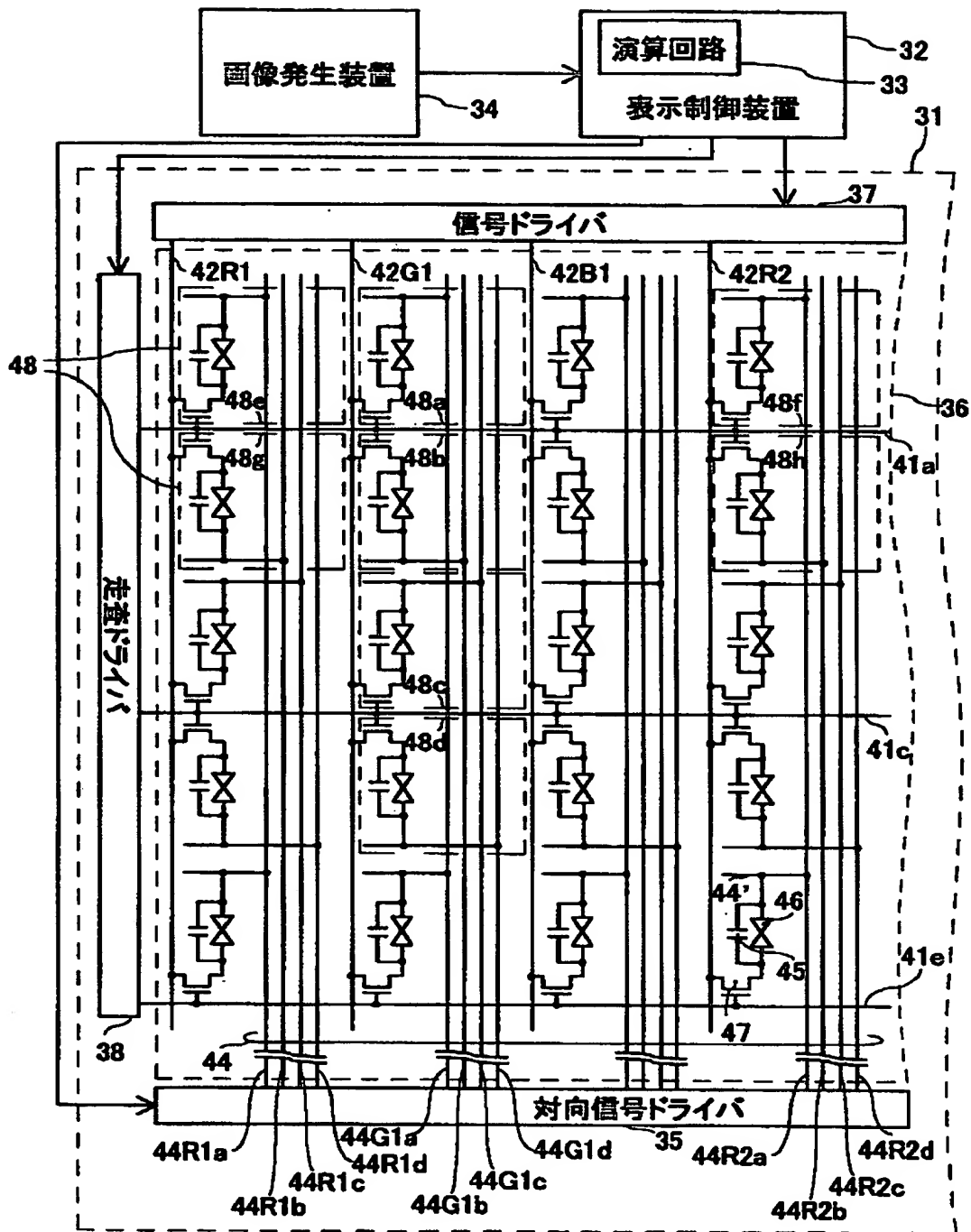
【図9】



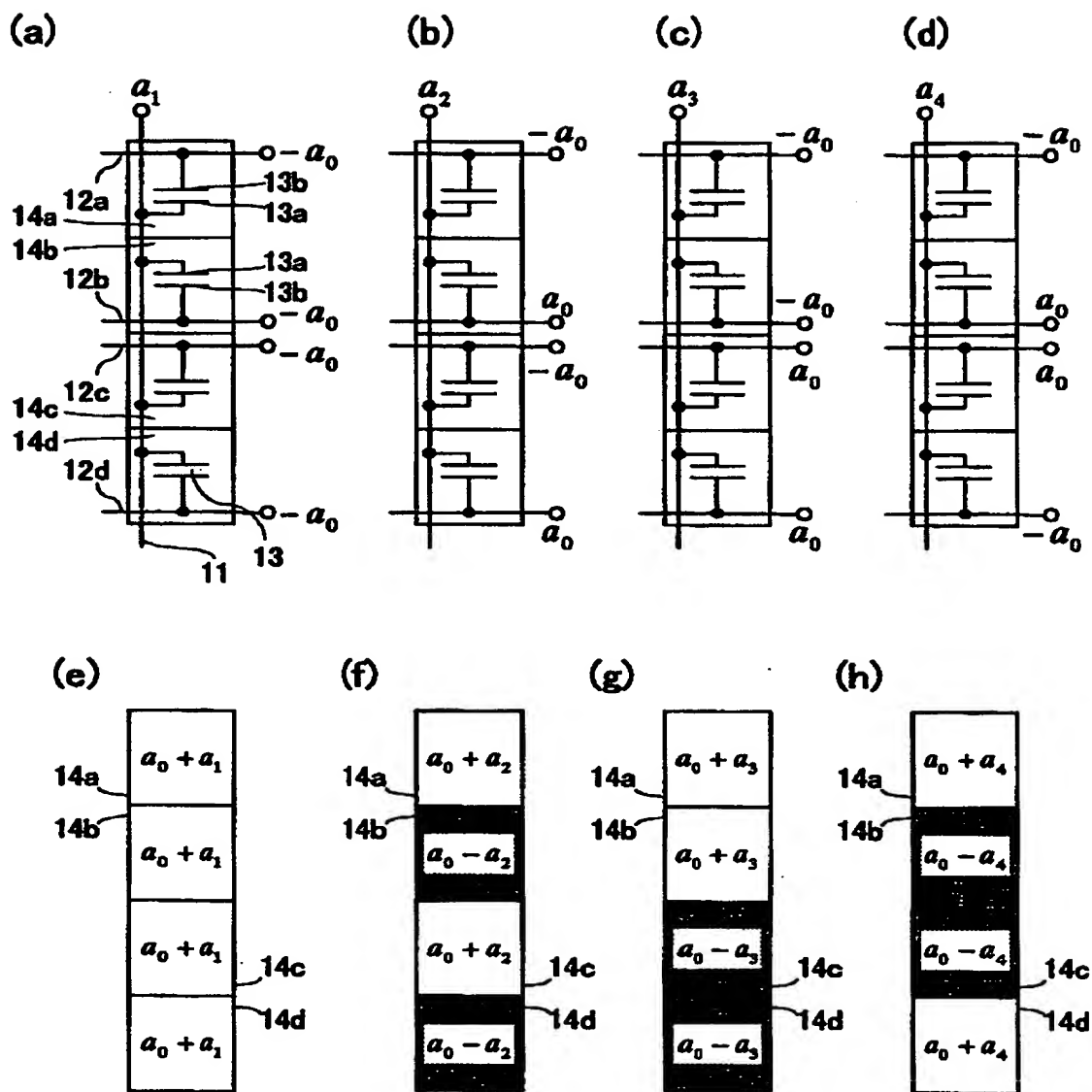
【図10】



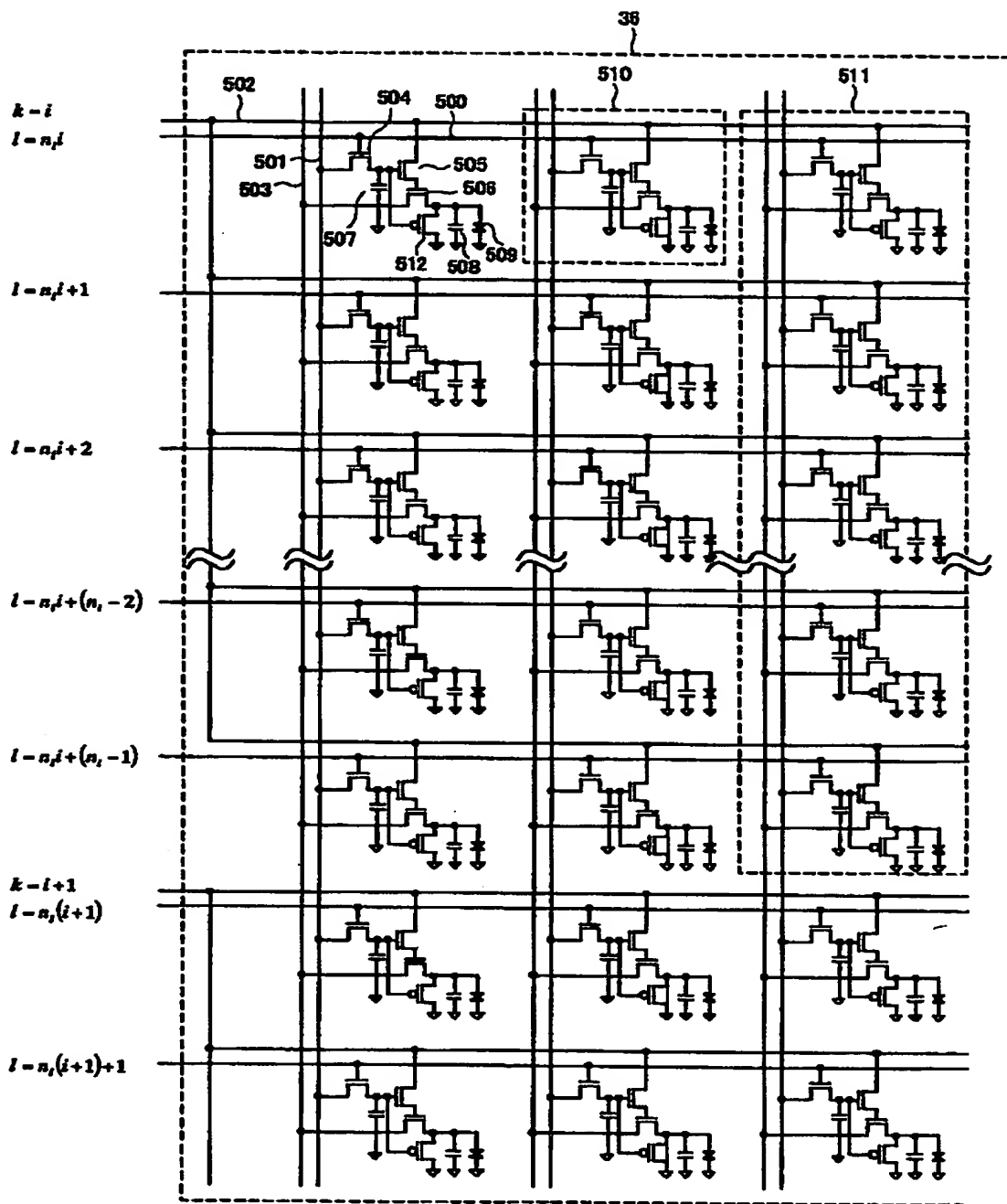
【図 11】



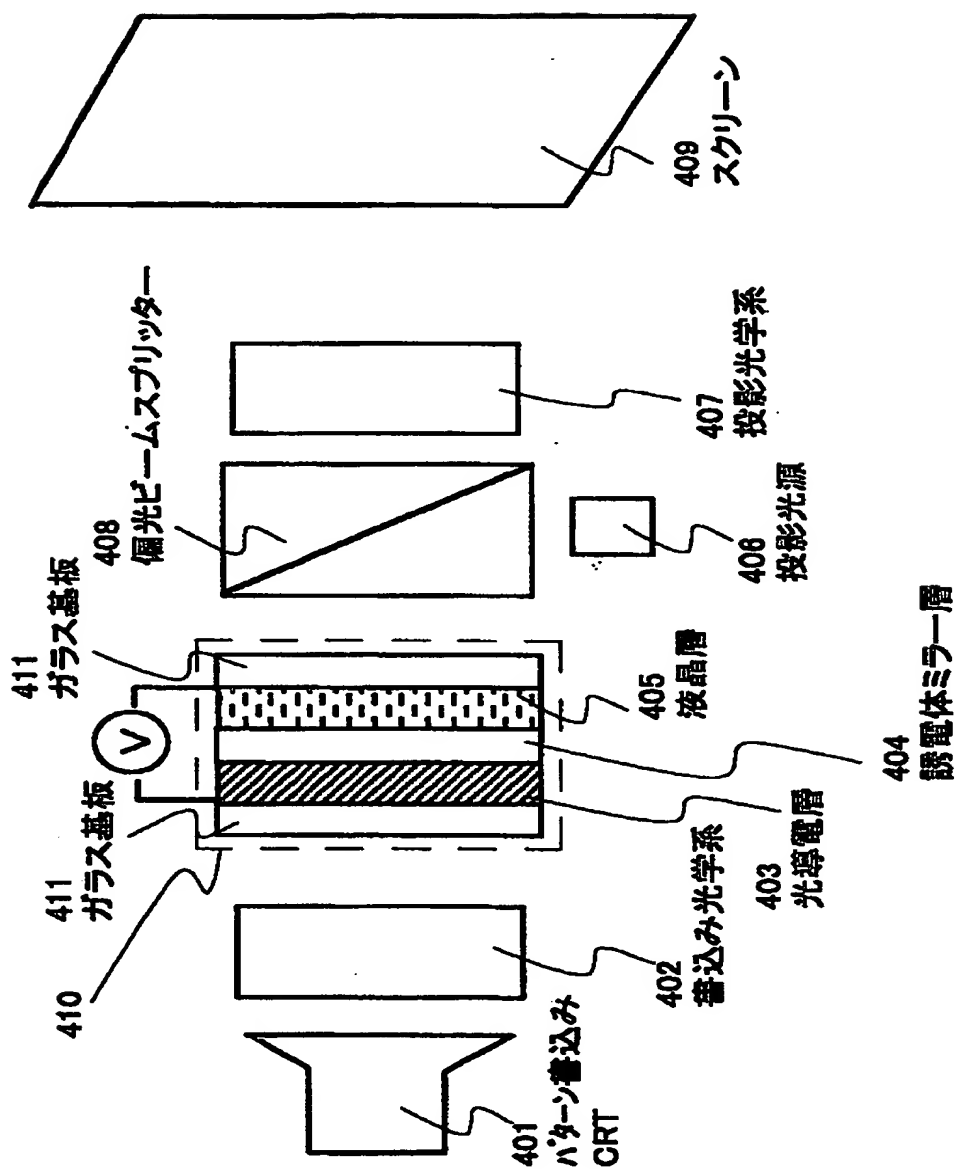
【図 12】



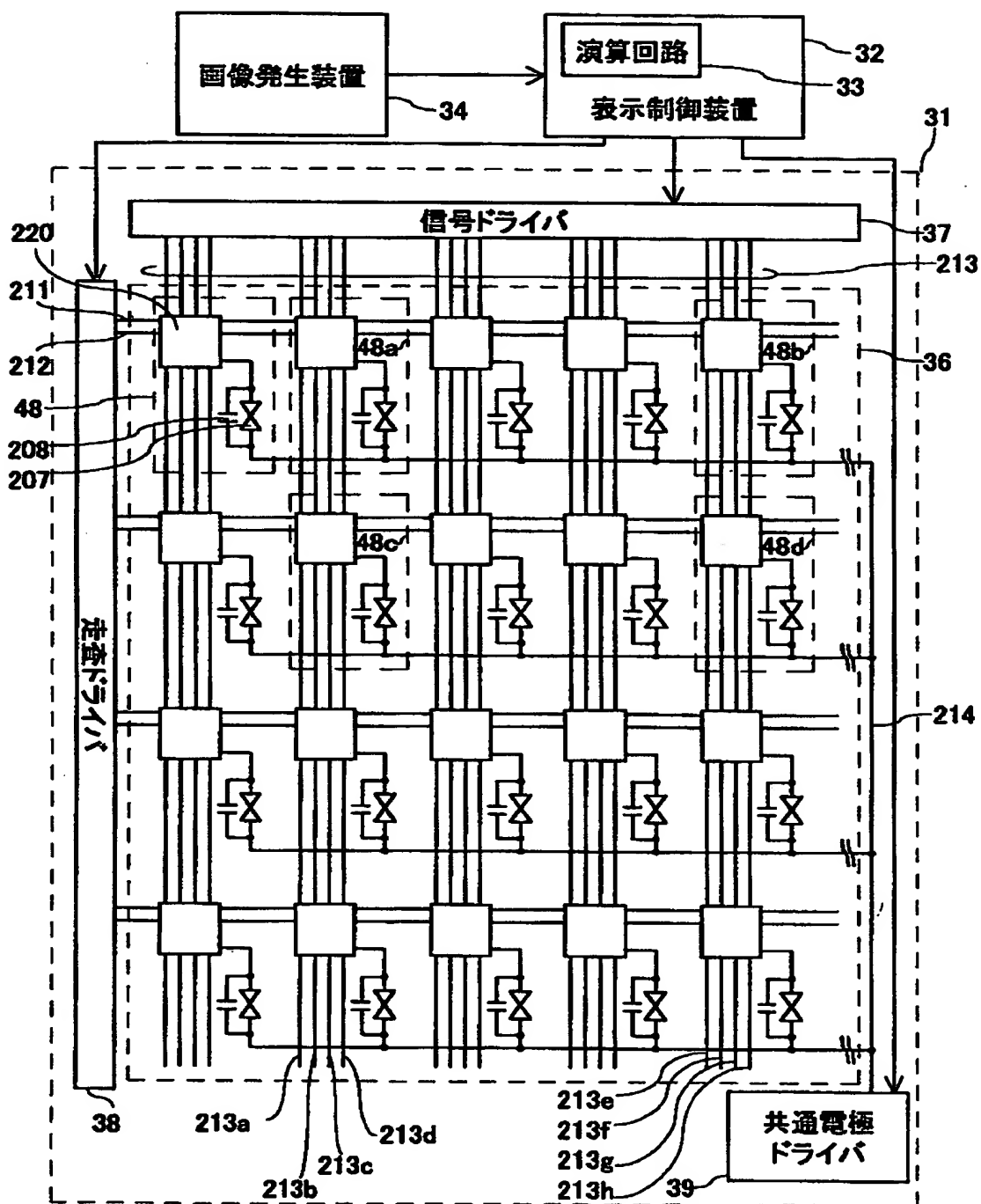
【図 1 3】



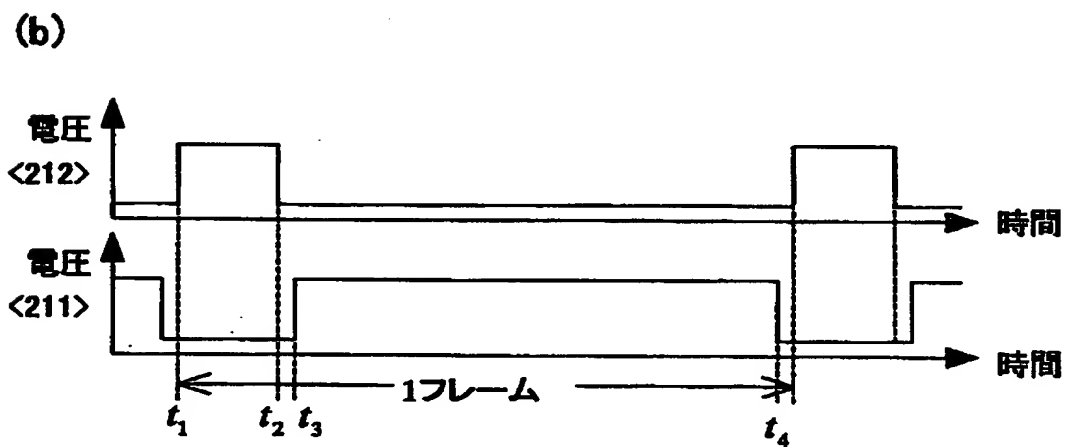
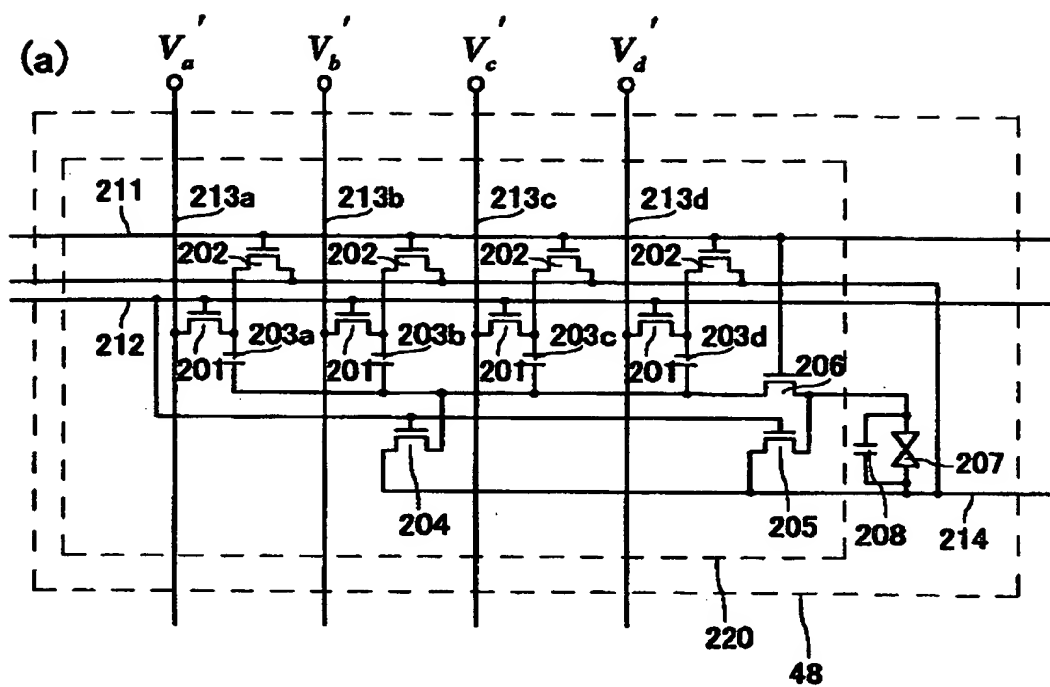
【图 14】



【図 15】

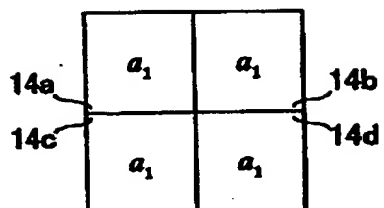


【図 16】

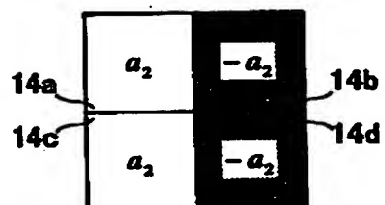


【図 1 7】

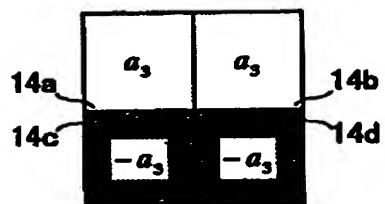
(a)



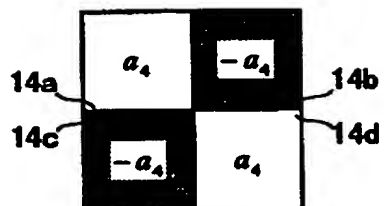
(b)



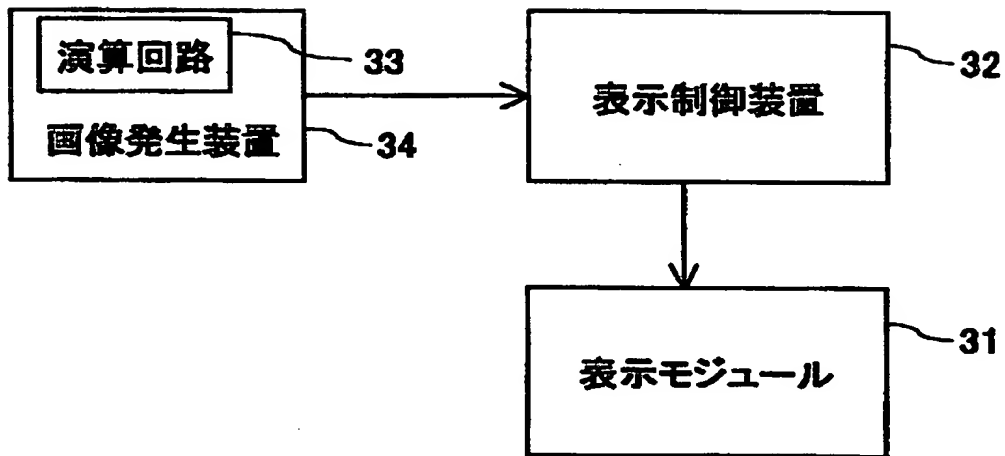
(c)



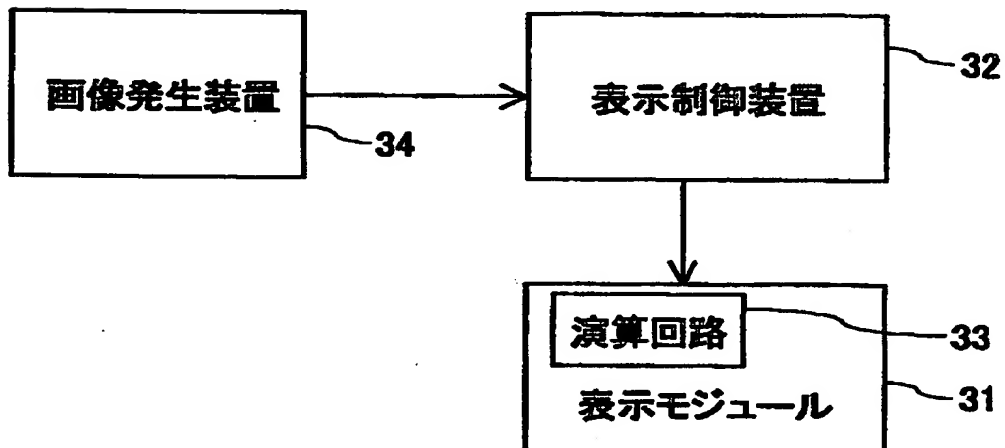
(d)



【図 1 8】



【図 1 9】



【書類名】 要約書

【要約】

【課題】 クロック周波数を低下させ、信号書き込み時間を増大させ、開口率を上げ、高精細表示かつ高速動画表示が可能な表示装置を提供する。

【解決手段】 複数画素を1ブロック単位とし、ブロック単位中の複数画素を同時に選択し、空間周波数の異なる特定パターン6を1ないし複数個加え合わせて画像を表示する表示モジュール1と、表示モジュール1を制御する表示制御装置2と、ブロック毎に画像信号から空間周波数の異なる特定パターン6を重み付けして発生させる演算回路3と、画像信号を発生する画像発生装置4とを備える表示装置を構成する。

 クロック周波数を低下させ、信号書き込み時間を増大させ、開口率を上げて、超高精細表示かつ高速動画表示が可能な表示装置が得られる。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台4丁目6番地
氏 名	株式会社日立製作所